

本产品仅在中国大陆及香港地区销售

R7F0C020M2DFB

用户手册 硬件篇

16位单片机

暂定版

本资料所记载的内容，均为本资料发行时的信息，瑞萨电子对于本资料所记载的产品或者规格可能会作改动，恕不另行通知。
请通过瑞萨电子的主页确认发布的最新信息。

Notice

1. Descriptions of circuits, software and other related information in this document are provided only to illustrate the operation of semiconductor products and application examples. You are fully responsible for the incorporation or any other use of the circuits, software, and information in the design of your product or system. Renesas Electronics disclaims any and all liability for any losses and damages incurred by you or third parties arising from the use of these circuits, software, or information.
2. Renesas Electronics hereby expressly disclaims any warranties against and liability for infringement or any other disputes involving patents, copyrights, or other intellectual property rights of third parties, by or arising from the use of Renesas Electronics products or technical information described in this document, including but not limited to, the product data, drawing, chart, program, algorithm, application examples.
3. No license, express, implied or otherwise, is granted hereby under any patents, copyrights or other intellectual property rights of Renesas Electronics or others.
4. You shall not alter, modify, copy, or otherwise misappropriate any Renesas Electronics product, whether in whole or in part. Renesas Electronics disclaims any and all liability for any losses or damages incurred by you or third parties arising from such alteration, modification, copy or otherwise misappropriation of Renesas Electronics products.
5. Renesas Electronics products are classified according to the following two quality grades: "Standard" and "High Quality". The intended applications for each Renesas Electronics product depends on the product's quality grade, as indicated below.
"Standard": Computers; office equipment; communications equipment; test and measurement equipment; audio and visual equipment; home electronic appliances; machine tools; personal electronic equipment; and industrial robots etc.
"High Quality": Transportation equipment (automobiles, trains, ships, etc.); traffic control (traffic lights); large-scale communication equipment; key financial terminal systems; safety control equipment; etc.
Renesas Electronics products are neither intended nor authorized for use in products or systems that may pose a direct threat to human life or bodily injury (artificial life support devices or systems, surgical implantations etc.), or may cause serious property damages (space and undersea repeaters; nuclear power control systems; aircraft control systems; key plant systems; military equipment; etc.). Renesas Electronics disclaims any and all liability for any damages or losses incurred by you or third parties arising from the use of any Renesas Electronics product for which the product is not intended by Renesas Electronics.
6. When using the Renesas Electronics products, refer to the latest product information (data sheets, user's manuals, application notes, "General Notes for Handling and Using Semiconductor Devices" in the reliability handbook, etc.), and ensure that usage conditions are within the ranges specified by Renesas Electronics with respect to maximum ratings, operating power supply voltage range, heat radiation characteristics, installation, etc. Renesas Electronics disclaims any and all liability for any malfunctions or failure or accident arising out of the use of Renesas Electronics products beyond such specified ranges.
7. Although Renesas Electronics endeavors to improve the quality and reliability of Renesas Electronics products, semiconductor products have specific characteristics such as the occurrence of failure at a certain rate and malfunctions under certain use conditions. Further, Renesas Electronics products are not subject to radiation resistance design. Please ensure to implement safety measures to guard them against the possibility of bodily injury, injury or damage caused by fire, and social damage in the event of failure or malfunction of Renesas Electronics products, such as safety design for hardware and software including but not limited to redundancy, fire control and malfunction prevention, appropriate treatment for aging degradation or any other appropriate measures by your own responsibility as warranty for your products/system. Because the evaluation of microcomputer software alone is very difficult and not practical, please evaluate the safety of the final products or systems manufactured by you.
8. Please contact a Renesas Electronics sales office for details as to environmental matters such as the environmental compatibility of each Renesas Electronics product. Please investigate applicable laws and regulations that regulate the inclusion or use of controlled substances, including without limitation, the EU RoHS Directive carefully and sufficiently and use Renesas Electronics products in compliance with all these applicable laws and regulations. Renesas Electronics disclaims any and all liability for damages or losses occurring as a result of your noncompliance with applicable laws and regulations.
9. Renesas Electronics products and technologies shall not be used for or incorporated into any products or systems whose manufacture, use, or sale is prohibited under any applicable domestic or foreign laws or regulations. You shall not use Renesas Electronics products or technologies for (1) any purpose relating to the development, design, manufacture, use, stockpiling, etc., of weapons of mass destruction, such as nuclear weapons, chemical weapons, or biological weapons, or missiles (including unmanned aerial vehicles (UAVs)) for delivering such weapons, (2) any purpose relating to the development, design, manufacture, or use of conventional weapons, or (3) any other purpose of disturbing international peace and security, and you shall not sell, export, lease, transfer, or release Renesas Electronics products or technologies to any third party whether directly or indirectly with knowledge or reason to know that the third party or any other party will engage in the activities described above. When exporting, selling, transferring, etc., Renesas Electronics products or technologies, you shall comply with any applicable export control laws and regulations promulgated and administered by the governments of the countries asserting jurisdiction over the parties or transactions.
10. Please acknowledge and agree that you shall bear all the losses and damages which are incurred from the misuse or violation of the terms and conditions described in this document, including this notice, and hold Renesas Electronics harmless, if such misuse or violation results from your resale or making Renesas Electronics products available any third party.
11. This document shall not be reprinted, reproduced or duplicated in any form, in whole or in part, without prior written consent of Renesas Electronics.
12. Please contact a Renesas Electronics sales office if you have any questions regarding the information contained in this document or Renesas Electronics products.

(Note 1) "Renesas Electronics" as used in this document means Renesas Electronics Corporation and also includes its majority-owned subsidiaries.

(Note 2) "Renesas Electronics product(s)" means any product developed or manufactured by or for Renesas Electronics.

注意事项

1. 本档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在产品或系统设计中应用本档中的电路、软件和相关信息或将此等内容用于其他目的时，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失和损害，瑞萨电子不承担任何责任。
2. 瑞萨电子在此明确声明，对于因使用瑞萨电子产品或本档中所述技术信息（包括但不限于产品数据、图、表、程序、算法、应用实例）而造成的与第三方专利、版权或其他知识产权相关的侵权或任何其他争议，瑞萨电子不作任何保证并概不承担责任。
3. 本档所记载的内容不应视为对瑞萨电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 用户不得更改、修改、复制或或以其他方式部分或全部地非法使用瑞萨电子的任何产品。对于用户或第三方因上述更改、修改、复制或以其他方式非法使用瑞萨电子产品的行为而遭受的任何损失或损害，瑞萨电子不承担任何责任。
5. 瑞萨电子产品根据其质量等级分为两个等级：“标准等级”和“高质量等级”。每种瑞萨电子产品的预期用途均取决于产品的质量等级，如下所示：
标准等级： 计算机、办公设备、通讯设备、测试和测量设备、视听设备、家用电器、机械工具、个人电子设备以及工业机器人等。
高质量等级： 运输设备（汽车、火车、轮船等）、交通控制系统（交通信号灯）、大型通讯设备、关键金融终端系统、安全控制设备等。
瑞萨电子产品无意用于且未被授权用于可能对人类生命造成直接威胁的产品或系统及可能造成人身伤害的产品或系统（人工生命维持装置或系统、植埋于体内的装置等）中，或者可能造成重大财产损失的产品或系统（太空和海底增音机、核能控制系统、飞机控制系统、关键装置系统、军用设备等）中。对于用户或第三方因将瑞萨电子产品用于其设计用途之外而遭受的任何损害或损失，瑞萨电子不承担任何责任。
6. 使用瑞萨电子产品时，请参阅最新产品信息（数据表、使用说明书、应用指南、可靠性手册中的“半导体元件处理和使用一般注意事项”等），并确保使用条件在瑞萨电子指定的最大额定值、电源工作电压范围、热辐射特性、安装条件等范围内使用。对于在上述指定范围之外使用瑞萨电子产品而产生的任何故障、失效或事故，瑞萨电子不承担任何责任。
7. 虽然瑞萨电子一直致力于提高瑞萨电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，瑞萨电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当瑞萨电子产品在发生失效或故障而造成火灾时导致人身伤害、受伤或损害以及社会损害，例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或者由用户自行承担对产品/系统进行保修的其他适当措施等。由于对微机软件单独进行评估非常困难且不实际，所以请用户自行对最终产品或系统进行安全评估。
8. 关于环境保护方面的详细内容，例如每种瑞萨电子产品的环境兼容性等，请与瑞萨电子的营业部门联系。请仔细并充分查阅对管制物质的使用或含量进行管理的所有适用法律法规（包括但不限于《欧盟 RoHS 指令》），并在使用瑞萨电子产品时遵守所有适用法律法规。对于因用户未遵守相应法律法规而导致的损害或损失，瑞萨电子不承担任何责任。
9. 不可将瑞萨电子产品和技术用于或者嵌入日本国内或海外相应的法律法规所禁止生产、使用及销售的任何产品或系统中。也不可将瑞萨电子产品或技术用于(1)与大规模杀伤性武器（例如核武器、化学武器、生物武器或运送此等武器的导弹，包括无人机(UAV)）的开发、设计、制造、使用、存储等相关的任何目的；(2)与常规武器的开发、设计、制造或使用相关的任何目的；(3)扰乱国际和平与安全的任何其他目的，并且不可向任何第三方销售、出口、租赁、转让、或让与瑞萨电子产品或技术，无论直接或间接知悉或者有理由知悉该第三方或任何其他方将从事上述活动。对瑞萨电子产品或技术进行出口、销售、转让等时，必须遵守对于各方或交易主张司法管辖权的国家/地区政府公布和管理的任何适用出口管制法律法规。
10. 请知悉并同意，用户将承担由于不当使用或违反本档（包括本注意事项）中所述条款与条件而导致的所有损失和损害，并且如果此等不当使用或违反是因为用户将瑞萨电子产品转售或提供给任何第三方使用而致，则用户必须保证瑞萨电子不受损失。
11. 在事先未得到瑞萨电子书面认可的情况下，不得以任何形式部分或全部再版、转载或复制本档。
12. 如果对本档所记载的信息或瑞萨电子产品有任何疑问，请向瑞萨电子的营业部门咨询。
(注 1) 瑞萨电子：在本档中指瑞萨电子株式会社及其控股子公司。
(注 2) 瑞萨电子产品：指瑞萨电子开发或生产的任何产品。

关于 CMOS 器件的注意事项

① 输入引脚处的施加电压波形

输入噪声或由反射波引起的波形失真可能导致故障发生。如果由于噪声等影响，使 CMOS 器件的输入电压范围处于在 V_{IL} (MAX) 和 V_{IH} (MIN) 之间，器件可能发生故障。在输入电平固定时以及输入电平从 V_{IL} (MAX) 到 V_{IH} (MIN) 的过渡期间，要谨防颤振噪声进入器件。

② 未使用的输入引脚的处理

CMOS 器件上未连接的输入端可能是故障源。如果一个输入引脚未被连接，则由于噪声等原因可能会产生内部输入电平，从而导致故障。CMOS 器件的工作方式与双极性或 NMOS 器件不同。CMOS 器件的输入电平必须借助上拉或下拉电路固定于高电平或低电平。每一个未使用引脚只要有可能成为输出引脚时，都应该通过附加电阻连接到 V_{DD} 或 GND。对未使用引脚的处理因器件而不同，必须遵循与器件相关的规格和说明。

③ ESD 防护措施

如果 MOS 器件周围有强电场，将会击穿氧化栅极，降低器件的工作性能。因此必须采取措施，尽可能防止静电产生。一旦有静电，必须立即释放。环境必须控制适当。如果空气干燥，应当使用加湿器。建议避免使用容易产生静电的绝缘体。半导体器件的存放和运输必须使用抗静电容器、静电屏蔽袋或导电材料包装。所有包括工作台和工作面的测试和测量工具必须良好接地。操作员应当佩戴手腕带以保证良好接地。不能用手直接接触半导体器件。对装配有半导体器件的 PW 板也应采取类似的静电防范措施。

④ 初始化之前的状态

上电并不一定定义 MOS 器件的初始状态。刚接通电源时，具有复位功能的 MOS 器件并没有被初始化。因此上电不能保证输出引脚的电平、输入/输出设定和寄存器的内容。器件在收到复位信号后才进行初始化。具有复位功能的器件在上电后必须立即进行复位操作。

⑤ 电源上电 / 断电序列

器件内部工作和外部接口使用不同电源的情况下，原则上应先在接通内部电源之后再接通外部电源。当关闭电源时，原则上先关闭外部电源再关闭内部电源。如果电源开关顺序相反，可能会对器件的内部元件施加电压，从而由于异常电流的流过而造成故障和降低元件的性能。须视具体器件和支配器件的相关规格来单独决定正确的上电/断电序列。

⑥ 断电状态期间的信号输入

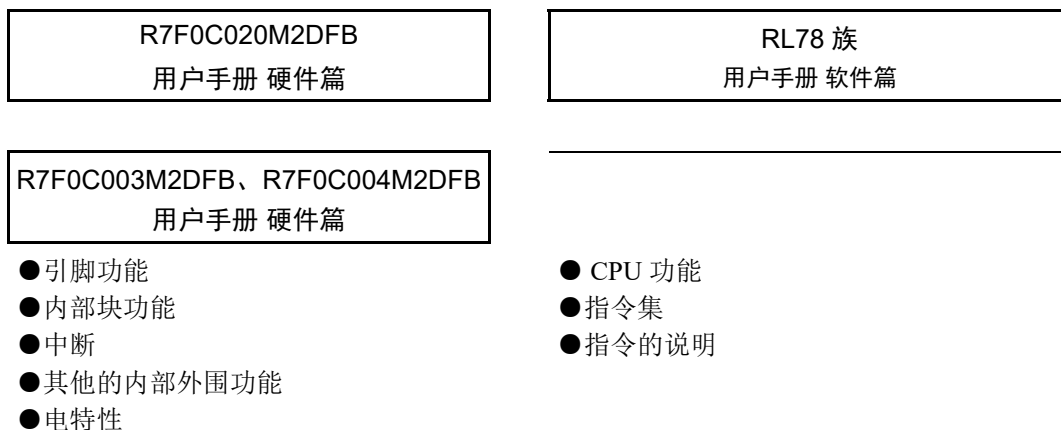
不要在器件断电时输入信号或输入/输出上拉电源。因为输入信号或提供输入/输出上拉电源将引起电流注入，从而引起器件的误操作，并且此时流过器件的异常电流引起内部元件性能劣化。须视具体器件和支配器件的相关规格来单独决定断电状态期间的信号输入。

本手册的使用方法

对 象 本手册以理解 R7F0C020 的功能并且以设计和开发其应用系统和程序的用户工程师为对象。

目 的 本手册以帮助用户理解下述结构中所示的功能为目的。

构 成 R7F0C020 的手册分为 R7F0C20M2DFB 用户手册硬件篇（本手册）、R7F0C003M2DFB、R7F0C004M2DFB 用户手册硬件篇和用户手册软件篇（RL78 族通用）共 3 本。



阅读方法 阅读本手册的读者应具备电气、逻辑电路以及微控制器的基础知识。

- 要理解全部功能时
→ 请按照目录的顺序阅读本手册。
- 寄存器格式的阅读方法
→ 关于方框（□）内的位号，其位名称在汇编程序中被定义为保留字，而在编译程序中被 `#pragma sfr` 指令定义为 `sfr` 变量。
- 要详细了解 R7F0C20 的指令功能时
→ 请参照另一本手册《RL78 family User's Manual: Software》（R01US0015E）。

凡 例

数据表示法:	左侧为高位，右侧为低位。
有效低电平表示法:	<u>xxx</u> （在引脚或者信号名称上标注上划线）
注:	正文中加“注”的说明
注意:	需要留心阅读的内容
备注:	正文的补充说明
数制表示法:	二进制 XXXX 或者 XXXXB 十进制 XXXX 十六进制 XXXXH

相关资料 相关资料中可能包括暂定版。但是，在以下资料中并未特别注明“暂定版”，请谅解。

产品的相关资料

资料名称	资料号
R7F0C020M2DFB 用户手册 硬件篇	本手册
R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇	R01UH0393C
RL78 family User's Manual: Software	R01US0015E

闪存编程器的相关资料（用户手册）

资料名称	资料号
PG-FP5 Flash Memory Programmer User's Manual	R20UT0008E

其他资料

资料名称	资料号
Renesas MPUs & MCUs RL78 Family	R01CP0003E
Semiconductor Package Mount Manual	R50ZZ0003E
Semiconductor Reliability Handbook	R51ZZ0001E

注意 上述相关资料的内容如有变更，恕不另行通知。设计等时请使用最新版本的资料。

所有商标及注册商标分别归属于其所有者。

本用户手册仅为参考译文，对应的日文版和英文版具有正式效力。

SuperFlash 是美国 Silicon Storage Technology, Inc. 在美国以及日本等国的注册商标。

注意：本产品使用已获得 Silicon Storage Technology, Inc. 授权的 SuperFlash®。

目 录

第 1 章 概述	1
1.1 特点	1
1.2 产品型号一览	3
1.3 引脚配置（俯视图）	4
1.6 功能概要	5
第 2 章 引脚功能	7
第 3 章 CPU 体系结构	8
3.1 存储空间	8
3.1.1 内部程序存储器空间	12
3.1.2 镜像区	15
3.1.3 内部数据存储空间	16
3.1.6 数据存储器的寻址	16
3.2 处理器寄存器	18
3.2.1 控制寄存器	18
第 4 章 端口功能	20
第 5 章 时钟发生电路	21
第 6 章 定时器阵列单元	22
第 7 章 实时时钟 2	23
第 8 章 副系统时钟频率测量电路	24
第 9 章 12 位间隔定时器	25
第 10 章 时钟输出 / 蜂鸣器输出控制电路	26
第 11 章 看门狗定时器	27
第 12 章 A/D 转换器	28
第 13 章 比较器	29
第 14 章 串行阵列单元	30
第 15 章 串行接口 IICA	31
第 16 章 智能卡接口（SMCI）	32
第 17 章 LCD 控制器 / 驱动器	33
第 18 章 乘除器和乘加器	34
第 19 章 DMA 控制器	35
19.2.2 DMA RAM 地址寄存器 n（DRAn）	35
第 20 章 中断功能	36

第 21 章 待机功能	37
第 22 章 复位功能	38
第 23 章 上电复位电路	39
第 24 章 电压检测电路	40
第 25 章 安全功能	41
25.3.6 非法存储器存取检测功能	45
第 26 章 稳压器	46
第 27 章 选项字节	47
第 28 章 闪存	48
28.4.4 通信命令	49
28.5.3 闪存屏蔽窗口功能	51
第 29 章 片上调试功能	52
29.3 用户资源的确保	52
第 30 章 十进制校正 (BCD) 电路	54
第 31 章 指令集的概要	55
第 32 章 电特性	56
32.1 绝对最大额定值	56
32.2 振荡电路特性	59
32.2.1 X1、XT1 振荡电路特性	59
32.2.2 内部振荡器特性	59
32.3 DC 特性	60
32.3.1 引脚特性	60
32.3.2 电源电流特性	65
32.4 AC 特性	71
32.5 外围功能特性	75
32.5.1 串行阵列单元	75
32.5.2 串行接口 IICA	94
32.5.3 智能卡接口 (SMCI)	97
32.6 模拟特性	98
32.6.1 A/D 转换器特性	98
32.6.2 温度传感器 / 内部基准电压特性	100
32.6.3 比较器	101
32.6.4 POR 电路特性	101
32.6.5 LVD 电路特性	102
32.6.6 电源电压上升斜率特性	103
32.7 LCD 特性	104
32.7.1 外部电阻分压方式	104
32.7.2 内部升压方式	105
32.8 RAM 数据保持特性	107
32.9 闪存编程特性	107
32.10 专用闪存编程器通信 (UART)	107
32.11 闪存编程模式的转移时序	108

第 33 章 封装尺寸图 109

附录 A 修订记录 110

R7F0C020M2DFB

瑞萨单片机

R01UH0762CJ0050
Rev.0.50
2017.07.20

第 1 章 概述

本章除了 1.1、1.2、1.3、1.6 章节外，其他请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 1 章。

1.1 特点

超低功耗科技

- V_{DD}=1.6~5.5V 的单电源、能以 1.8V 的低电压运行。
- HALT 模式
- STOP 模式
- SNOOZE 模式

RL78 CPU 内核

- 3 段流水线的 CISC 哈佛体系结构
- 最短指令执行时间：能在高速（0.04167μs：以高速内部振荡器时钟 24MHz 运行时）到超低速（30.5μs：以副系统时钟 32.768kHz 运行时）之间变换。
- 地址空间：1M 字节
- 通用寄存器：8 位寄存器 × 8 × 4 组
- 内部 RAM：24KB

代码闪存

- 代码闪存：256KB
- 块大小：1KB
- 禁止块擦除、改写（安全功能）
- 内置片上调试功能
- 自编程：具有引导交换功能和闪存屏蔽窗口功能

高速内部振荡器

- 可从 24MHz/16MHz/12MHz/8MHz/6MHz/4MHz/3MHz/2MHz/1MHz 中选择
- 高精度 ±1.0%（V_{DD}=1.8~5.5V、T_A=-20~+85°C）

工作环境温度

- T_A=-40~+85°C

电源管理和复位功能

- 内置上电复位（POR）电路
- 内置电压检测（LVD）电路（从 14 种中选择中断和复位）

DMA（Direct Memory Access）控制器

- 内置 4 个通道
- 8 位/16 位的 SFR 与内部 RAM 间的传送为 2 个时钟

乘除器和乘加器

- 16 位×16 位=32 位（有符号/无符号）
- 32 位÷32 位=32 位（无符号）
- 16 位×16 位+32 位=32 位（有符号/无符号）

串行接口

- CSI: 1 个通道
- UART/UART（支持 LIN-bus）: 4 个通道/1 个通道
- I²C/简易 I²C: 1 个通道/2 个通道
- 智能卡接口（SMCI）: 2 个通道

定时器

- 16 位定时器: 8 个通道
- 12 位间隔定时器: 1 个通道
- 实时时钟 2: 1 个通道（99 年日历、闹钟功能、时钟校正功能）
- 看门狗定时器: 1 个通道（能以专用低速内部振荡器时钟运行）

A/D 转换器

- 8/10 位分辨率 A/D 转换器（V_{DD}=1.6~5.5V）
- 模拟输入: 4 个通道
- 内部基准电压（1.45V）和内置温度传感器注 1

比较器

- 2 个通道
- 运行模式: 比较器高速模式、比较器低速模式、窗口模式
- 基准电压能从外部基准电压和内部基准电压中选择。

LCD 控制器 / 驱动器

- 段信号输出: 51（47）个注 2
- 公共信号输出: 4（8）个注 2
- 能进行内部升压和外部电阻分压的切换

- 注 1. 只能选择 HS（高速主）模式。
2.（）内为使用 8 COM 时的信号输出个数。

输入 / 输出端口

- I/O 端口: 65 个（N 沟道漏极开路输入/输出 [6V 耐压]: 2 个，N 沟道漏极开路输入/输出 [V_{DD} 耐压]: 18 个）
- 能进行 N 沟道漏极开路、TTL 输入缓冲、内部上拉的切换
- 能与不同电位（1.8/2.5/3V）运行的器件连接
- 内置时钟输出/蜂鸣器输出控制电路

其他

- 内置十进制校正（BCD）电路

○ ROM、RAM 容量

闪存 ROM	数据闪存	RAM	产品名称
256KB	—	24KB 注	R7F0C020M2DFB

注 在使用自编程功能时大约为 23KB（详细内容请参照“第 3 章 CPU 体系结构”）。

1.2 产品型号一览

图 1-1 产品型号、存储容量和封装

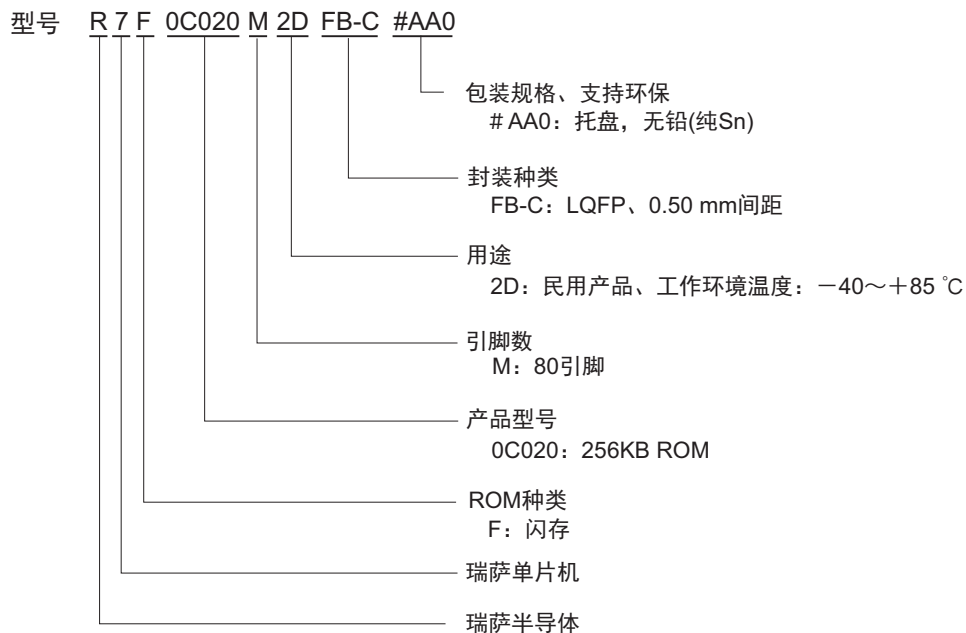
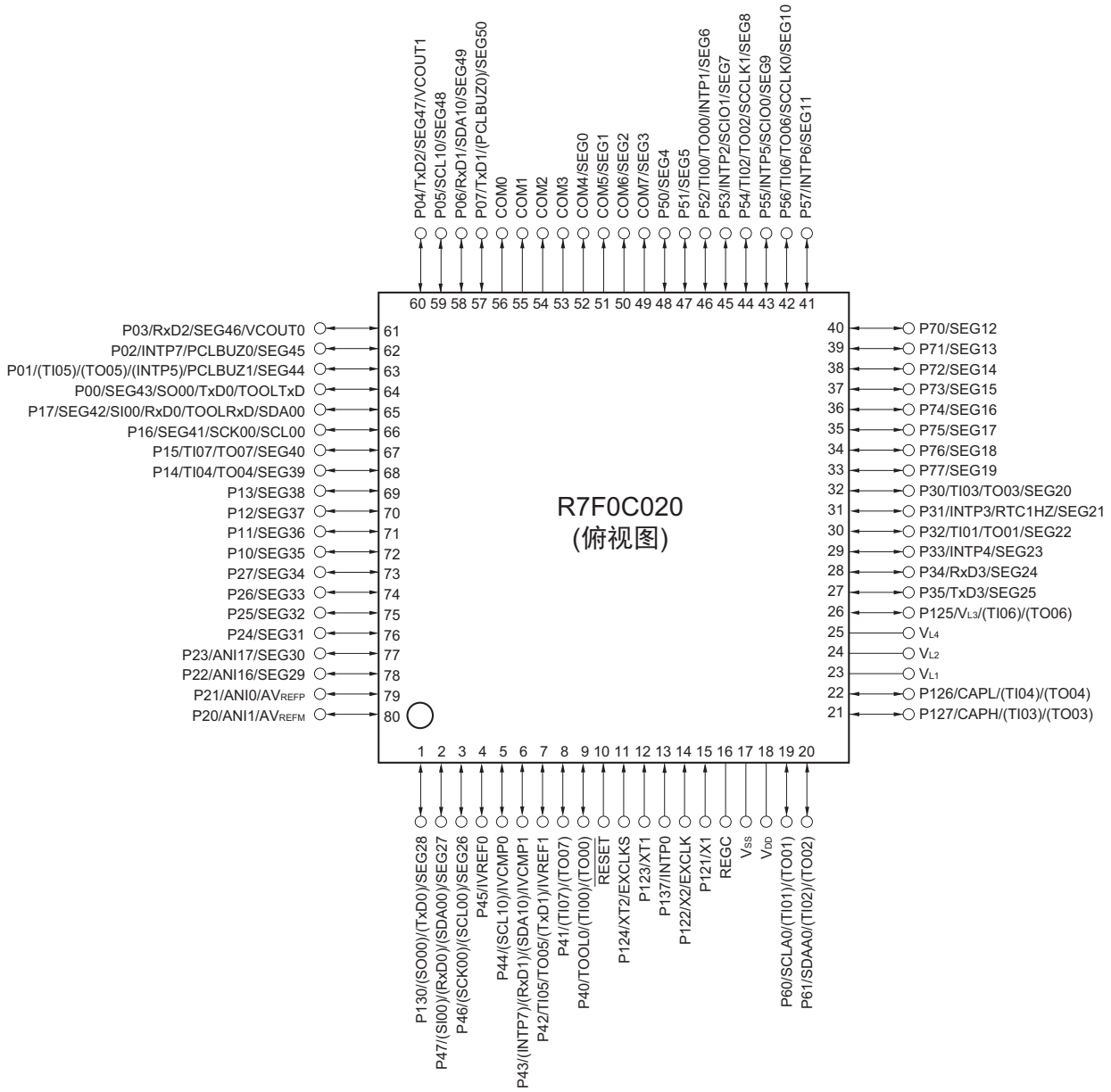


表 1-1 订购型号一览表

引脚数	封装	数据闪存	包装规格、支持环保	订购型号
80 引脚	80 引脚塑封 LQFP (细间距) (12×12)	未内置	托盘、无铅 (纯 Sn)	R7F0C020M2DFB-C#AA0

1.3 引脚配置 (俯视图)



注意 通过一个电容 (0.47 ~ 1μF) 将 REGC 引脚连接至 V_{SS}。

备注 1. 有关引脚名称，请参照“1.4 引脚名称”。

2. 可通过设定外围 I/O 重定向寄存器 (PIOR)，分配上图 () 内的功能。详细内容请参照“图 4-42 外围 I/O 重定向寄存器 (PIOR) 的格式”。

1.6 功能概要

(1/2)

项目		R7F0C020M2DFB
代码闪存		256KB
数据闪存		—
RAM		24KB 注 1
地址空间		1M 字节
主系统时钟	高速系统时钟	X1 (晶体 / 陶瓷) 振荡、外部主系统时钟输入 (EXCLK) HS (高速主) 模式: 1 ~ 20 MHz ($V_{DD}=2.7 \sim 5.5$ V)、 HS (高速主) 模式: 1 ~ 16 MHz ($V_{DD}=2.4 \sim 5.5$ V)、 LS (低速主) 模式: 1 ~ 8 MHz ($V_{DD}=1.8 \sim 5.5$ V)、 LV (低电压主) 模式: 1 ~ 4 MHz ($V_{DD}=1.6 \sim 5.5$ V)
	高速内部振荡器时钟	HS (高速主) 模式: 1 ~ 24 MHz ($V_{DD}=2.7 \sim 5.5$ V)、 HS (高速主) 模式: 1 ~ 16 MHz ($V_{DD}=2.4 \sim 5.5$ V)、 LS (低速主) 模式: 1 ~ 8 MHz ($V_{DD}=1.8 \sim 5.5$ V)、 LV (低电压主) 模式: 1 ~ 4 MHz ($V_{DD}=1.6 \sim 5.5$ V)
副系统时钟		XT1 (晶体) 振荡, 外部副系统时钟输入 (EXCLKS) 32.768kHz(TYP.): $V_{DD}=1.6 \sim 5.5$ V
低速内部振荡器时钟		15kHz(TYP.)
通用寄存器		(8 位寄存器 × 8 个) × 4 组
最短指令执行时间		0.04167 μ s (高速内部振荡器时钟: $f_{IH}=24$ MHz 运行时)
		0.05 μ s (高速系统时钟: $f_{MX}=20$ MHz 运行时)
		30.5 μ s (副系统时钟: $f_{SUB}=32.768$ kHz 运行时)
指令集		<ul style="list-style-type: none"> • 数据传送 (8/16 位) • 加减法 / 逻辑运算 (8/16 位) • 乘法 (8 位 × 8 位) • 旋转、桶式移位和位操作 (置位、复位、测试和布尔运算) 等
I/O 端口	共计	65
	CMOS 输入 / 输出	58 (N 沟道漏极开路输入 / 输出 [V_{DD} 耐压]: 18)
	CMOS 输入	5
	CMOS 输出	—
	N 沟道漏极开路输入 / 输出 (6 V 耐压)	2
定时器	16 位定时器 TAU	8 个通道 (定时器输出: 8 个, PWM 输出: 7 个注 2)
	看门狗定时器	1 个通道
	12 位间隔定时器 (IT)	1 个通道
	实时时钟 2	1 个通道
	RTC 输出	1 个 • 1Hz (副系统时钟: $f_{SUB}=32.768$ kHz)

注 1. 在 24KB 的情况下, 使用自编程功能时, 大约为 23KB。

2. 输出个数因定时器的个数和所用通道的设定而变 (参照“6.9.3 作为多重 PWM 输出功能的运行”)。

(2/2)

项目		R7F0C020M2DFB
副系统时钟频率测量功能		通过外部基准时钟测量副系统时钟的频率。 (用于校正实时时钟 2 的时钟误差)
时钟输出 / 蜂鸣器输出		2 个 <ul style="list-style-type: none"> 2.44kHz、4.88kHz、9.76kHz、1.25MHz、2.5MHz、5MHz、10MHz (主系统时钟: f_{MAIN}=20MHz 运行时) 256Hz、512Hz、1.024kHz、2.048kHz、4.096kHz、8.192kHz、16.384kHz、32.768kHz (副系统时钟: f_{SUB}=32.768kHz 运行时)
8/10 位分辨率 A/D 转换器		4 个通道
比较器		2 个通道
串行接口		<ul style="list-style-type: none"> CSI: 1 个通道 / UART (支持 UART 的 LIN-bus): 1 个通道 / 简易 I²C: 1 个通道 UART: 1 个通道 / 简易 I²C: 1 个通道 UART: 2 个通道
	I ² C 总线	1 个通道
	智能卡接口 (SMCI)	2 个通道
LCD 控制器 / 驱动器		可对内部升压方式和外部电阻分压方式进行切换。
	段信号输出	51 (47) 个注 1
	公共信号输出	4 (8) 个注 1
乘除器和乘加器		乘法: 16 位 × 16 位 = 32 位 (无符号或者有符号) 除法: 32 位 ÷ 32 位 = 32 位 (无符号) 乘加法: 16 位 × 16 位 + 32 位 = 32 位 (无符号或者有符号)
DMA 控制器		4 个通道
向量中断源	内部	41
	外部	10
复位		<ul style="list-style-type: none"> 因 RESET 引脚产生复位 因看门狗定时器产生内部复位 因上电复位产生内部复位 因电压检测电路产生内部复位 因执行非法指令产生内部复位注 2 因 RAM 奇偶校验错误产生内部复位 因非法存取存储器产生内部复位
上电复位电路		<ul style="list-style-type: none"> 上电复位: 1.51V(TYP.) 掉电复位: 1.50V(TYP.)
电压检测电路		<ul style="list-style-type: none"> 上升: 1.67V ~ 4.06V (14 种) 下降: 1.63V ~ 3.98V (14 种)
片上调试功能		有
电源电压		V _{DD} =1.6 ~ 5.5V
运行环境温度		T _A =-40 ~ +85°C

注 1. () 中的值为使用 8 COM 时信号输出的个数。

2. 执行指令代码 FFH 时, 产生非法指令。

通过在线仿真器或者片上调试仿真器进行仿真时, 不会因执行非法指令而产生内部复位。

第 2 章 引脚功能

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 2 章。

第3章 CPU 体系结构

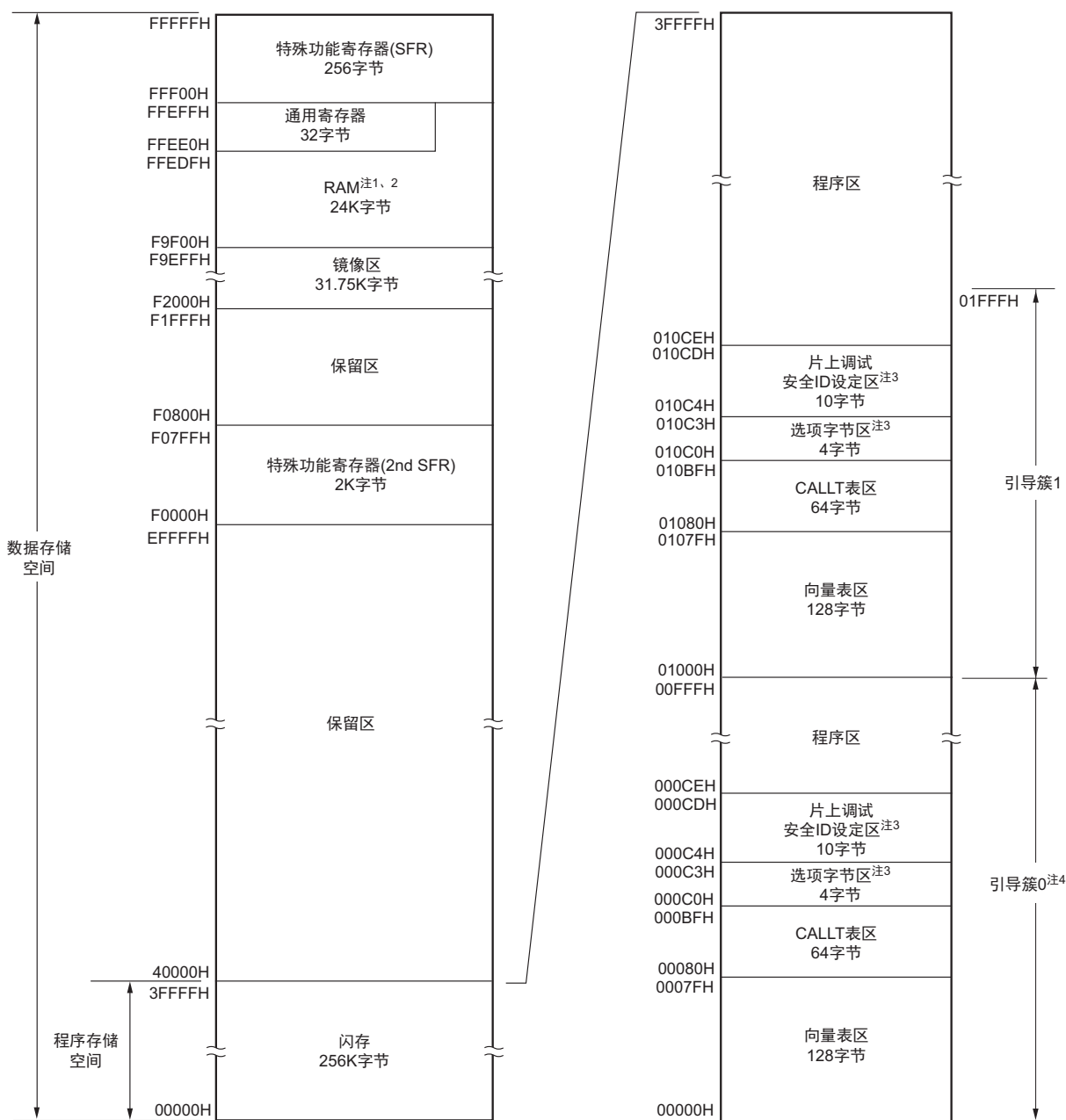
本章除了 3.1、3.1.1、3.1.2、3.1.3、3.1.6、3.2、3.2.1 章节外，其他请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 3 章。

另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

3.1 存储空间

R7F0C020 可以存取 1 M 字节的存储空间。存储器映射图如图 3-1 所示。

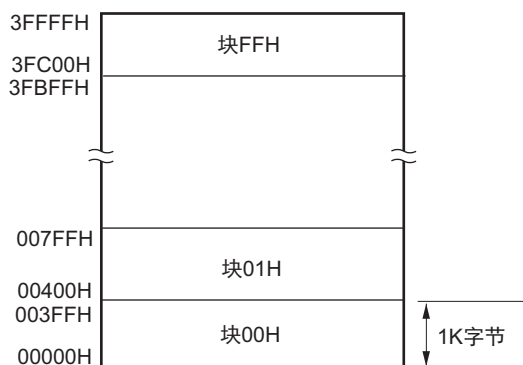
图 3-1 存储器映射图 (R7F0C020)



- 注
1. 在自编程时，不能将堆栈、数据缓冲器、向量中断处理的转移目标以及 DMA 的转移目标 / 传送源使用的 RAM 地址分配到 FFE20H ~ FFEDFH 区。另外，F9F00H ~ FA309H 区用于程序库，所以禁止使用。
 2. 可以从通用寄存器以外的 RAM 区执行指令。
 3. 不使用引导交换功能时：给 000C0H ~ 000C3H 设定选项字节，并且给 000C4H ~ 000CDH 设定片上调试安全 ID。
使用引导交换功能时：给 000C0H ~ 000C3H 和 010C0H ~ 010C3H 设定选项字节，并且给 000C4H ~ 000CDH 和 010C4H ~ 010CDH 设定片上调试安全 ID。
 4. 可以通过安全设定禁止改写引导簇 0（参照“28.6 安全功能”）。

注意 在允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的情况下，当存取数据时，必须对“所用 RAM 区”进行初始化；当从 RAM 区执行指令时，必须对“所用 RAM 区 +10 字节”的区域进行初始化。通过产生复位，进入允许产生 RAM 奇偶校验错误复位（RPERDIS=0）的状态。详细内容请参照“25.3.3 RAM 奇偶校验错误检测功能”。

备注 闪存分为多个块（1 块 =1K 字节）。有关地址值和块号，请参照“表 3-1 闪存的地址值和块号的对应 (1/2)”。



(R7F0C020)

闪存地址值和块号的对应如下所示。

表 3-1 闪存的地址值和块号的对应 (1/2)

地址值	块号	地址值	块号	地址值	块号	地址值	块号
00000H ~ 003FFH	00H	08000H ~ 083FFH	20H	10000H ~ 103FFH	40H	18000H ~ 183FFH	60H
00400H ~ 007FFH	01H	08400H ~ 087FFH	21H	10400H ~ 107FFH	41H	18400H ~ 187FFH	61H
00800H ~ 00BFFH	02H	08800H ~ 08BFFH	22H	10800H ~ 10BFFH	42H	18800H ~ 18BFFH	62H
00C00H ~ 00FFFH	03H	08C00H ~ 08FFFH	23H	10C00H ~ 10FFFH	43H	18C00H ~ 18FFFH	63H
01000H ~ 013FFH	04H	09000H ~ 093FFH	24H	11000H ~ 113FFH	44H	19000H ~ 193FFH	64H
01400H ~ 017FFH	05H	09400H ~ 097FFH	25H	11400H ~ 117FFH	45H	19400H ~ 197FFH	65H
01800H ~ 01BFFH	06H	09800H ~ 09BFFH	26H	11800H ~ 11BFFH	46H	19800H ~ 19BFFH	66H
01C00H ~ 01FFFH	07H	09C00H ~ 09FFFH	27H	11C00H ~ 11FFFH	47H	19C00H ~ 19FFFH	67H
02000H ~ 023FFH	08H	0A000H ~ 0A3FFH	28H	12000H ~ 123FFH	48H	1A000H ~ 1A3FFH	68H
02400H ~ 027FFH	09H	0A400H ~ 0A7FFH	29H	12400H ~ 127FFH	49H	1A400H ~ 1A7FFH	69H
02800H ~ 02BFFH	0AH	0A800H ~ 0ABFFH	2AH	12800H ~ 12BFFH	4AH	1A800H ~ 1ABFFH	6AH
02C00H ~ 02FFFH	0BH	0AC00H ~ 0AFFFH	2BH	12C00H ~ 12FFFH	4BH	1AC00H ~ 1AFFFH	6BH
03000H ~ 033FFH	0CH	0B000H ~ 0B3FFH	2CH	13000H ~ 133FFH	4CH	1B000H ~ 1B3FFH	6CH
03400H ~ 037FFH	0DH	0B400H ~ 0B7FFH	2DH	13400H ~ 137FFH	4DH	1B400H ~ 1B7FFH	6DH
03800H ~ 03BFFH	0EH	0B800H ~ 0BBFFH	2EH	13800H ~ 13BFFH	4EH	1B800H ~ 1BBFFH	6EH
03C00H ~ 03FFFH	0FH	0BC00H ~ 0BFFFH	2FH	13C00H ~ 13FFFH	4FH	1BC00H ~ 1BFFFH	6FH
04000H ~ 043FFH	10H	0C000H ~ 0C3FFH	30H	14000H ~ 143FFH	50H	1C000H ~ 1C3FFH	70H
04400H ~ 047FFH	11H	0C400H ~ 0C7FFH	31H	14400H ~ 147FFH	51H	1C400H ~ 1C7FFH	71H
04800H ~ 04BFFH	12H	0C800H ~ 0CBFFH	32H	14800H ~ 14BFFH	52H	1C800H ~ 1CBFFH	72H
04C00H ~ 04FFFH	13H	0CC00H ~ 0CFFFH	33H	14C00H ~ 14FFFH	53H	1CC00H ~ 1CFFFH	73H
05000H ~ 053FFH	14H	0D000H ~ 0D3FFH	34H	15000H ~ 153FFH	54H	1D000H ~ 1D3FFH	74H
05400H ~ 057FFH	15H	0D400H ~ 0D7FFH	35H	15400H ~ 157FFH	55H	1D400H ~ 1D7FFH	75H
05800H ~ 05BFFH	16H	0D800H ~ 0DBFFH	36H	15800H ~ 15BFFH	56H	1D800H ~ 1DBFFH	76H
05C00H ~ 05FFFH	17H	0DC00H ~ 0DFFFH	37H	15C00H ~ 15FFFH	57H	1DC00H ~ 1DFFFH	77H
06000H ~ 063FFH	18H	0E000H ~ 0E3FFH	38H	16000H ~ 163FFH	58H	1E000H ~ 1E3FFH	78H
06400H ~ 067FFH	19H	0E400H ~ 0E7FFH	39H	16400H ~ 167FFH	59H	1E400H ~ 1E7FFH	79H
06800H ~ 06BFFH	1AH	0E800H ~ 0EBFFH	3AH	16800H ~ 16BFFH	5AH	1E800H ~ 1EBFFH	7AH
06C00H ~ 06FFFH	1BH	0EC00H ~ 0EFFFH	3BH	16C00H ~ 16FFFH	5BH	1EC00H ~ 1EFFFH	7BH
07000H ~ 073FFH	1CH	0F000H ~ 0F3FFH	3CH	17000H ~ 173FFH	5CH	1F000H ~ 1F3FFH	7CH
07400H ~ 077FFH	1DH	0F400H ~ 0F7FFH	3DH	17400H ~ 177FFH	5DH	1F400H ~ 1F7FFH	7DH
07800H ~ 07BFFH	1EH	0F800H ~ 0FBFFH	3EH	17800H ~ 17BFFH	5EH	1F800H ~ 1FBFFH	7EH
07C00H ~ 07FFFH	1FH	0FC00H ~ 0FFFFH	3FH	17C00H ~ 17FFFH	5FH	1FC00H ~ 1FFFFH	7FH

表 3-1 闪存的地址值和块号的对应 (2/2)

地址值	块号	地址值	块号	地址值	块号	地址值	块号
20000H ~ 203FFH	80H	28000H ~ 283FFH	A0H	30000H ~ 303FFH	C0H	38000H ~ 383FFH	E0H
20400H ~ 207FFH	81H	28400H ~ 287FFH	A1H	30400H ~ 307FFH	C1H	38400H ~ 387FFH	E1H
20800H ~ 20BFFH	82H	28800H ~ 28BFFH	A2H	30800H ~ 30BFFH	C2H	38800H ~ 38BFFH	E2H
20C00H ~ 20FFFH	83H	28C00H ~ 28FFFH	A3H	30C00H ~ 30FFFH	C3H	38C00H ~ 38FFFH	E3H
21000H ~ 213FFH	84H	29000H ~ 293FFH	A4H	31000H ~ 313FFH	C4H	39000H ~ 393FFH	E4H
21400H ~ 217FFH	85H	29400H ~ 297FFH	A5H	31400H ~ 317FFH	C5H	39400H ~ 397FFH	E5H
21800H ~ 21BFFH	86H	29800H ~ 29BFFH	A6H	31800H ~ 31BFFH	C6H	39800H ~ 39BFFH	E6H
21C00H ~ 21FFFH	87H	29C00H ~ 29FFFH	A7H	31C00H ~ 31FFFH	C7H	39C00H ~ 39FFFH	E7H
22000H ~ 223FFH	88H	2A000H ~ 2A3FFH	A8H	32000H ~ 323FFH	C8H	3A000H ~ 3A3FFH	E8H
22400H ~ 227FFH	89H	2A400H ~ 2A7FFH	A9H	32400H ~ 327FFH	C9H	3A400H ~ 3A7FFH	E9H
22800H ~ 22BFFH	8AH	2A800H ~ 2ABFFH	AAH	32800H ~ 32BFFH	CAH	3A800H ~ 3ABFFH	EAH
22C00H ~ 22FFFH	8BH	2AC00H ~ 2AFFFH	ABH	32C00H ~ 32FFFH	CBH	3AC00H ~ 3AFFFH	EBH
23000H ~ 233FFH	8CH	2B000H ~ 2B3FFH	ACH	33000H ~ 333FFH	CCH	3B000H ~ 3B3FFH	ECH
23400H ~ 237FFH	8DH	2B400H ~ 2B7FFH	ADH	33400H ~ 337FFH	CDH	3B400H ~ 3B7FFH	EDH
23800H ~ 23BFFH	8EH	2B800H ~ 2BBFFH	AEH	33800H ~ 33BFFH	CEH	3B800H ~ 3BBFFH	EEH
23C00H ~ 23FFFH	8FH	2BC00H ~ 2BFFFH	AFH	33C00H ~ 33FFFH	CFH	3BC00H ~ 3BFFFH	EFH
24000H ~ 243FFH	90H	2C000H ~ 2C3FFH	B0H	34000H ~ 343FFH	D0H	3C000H ~ 3C3FFH	F0H
24400H ~ 247FFH	91H	2C400H ~ 2C7FFH	B1H	34400H ~ 347FFH	D1H	3C400H ~ 3C7FFH	F1H
24800H ~ 24BFFH	92H	2C800H ~ 2CBFFH	B2H	34800H ~ 34BFFH	D2H	3C800H ~ 3CBFFH	F2H
24C00H ~ 24FFFH	93H	2CC00H ~ 2CFFFH	B3H	34C00H ~ 34FFFH	D3H	3CC00H ~ 3CFFFH	F3H
25000H ~ 253FFH	94H	2D000H ~ 2D3FFH	B4H	35000H ~ 353FFH	D4H	3D000H ~ 3D3FFH	F4H
25400H ~ 257FFH	95H	2D400H ~ 2D7FFH	B5H	35400H ~ 357FFH	D5H	3D400H ~ 3D7FFH	F5H
25800H ~ 25BFFH	96H	2D800H ~ 2DBFFH	B6H	35800H ~ 35BFFH	D6H	3D800H ~ 3DBFFH	F6H
25C00H ~ 25FFFH	97H	2DC00H ~ 2DFFFH	B7H	35C00H ~ 35FFFH	D7H	3DC00H ~ 3DFFFH	F7H
26000H ~ 263FFH	98H	2E000H ~ 2E3FFH	B8H	36000H ~ 363FFH	D8H	3E000H ~ 3E3FFH	F8H
26400H ~ 267FFH	99H	2E400H ~ 2E7FFH	B9H	36400H ~ 367FFH	D9H	3E400H ~ 3E7FFH	F9H
26800H ~ 26BFFH	9AH	2E800H ~ 2EBFFH	BAH	36800H ~ 36BFFH	DAH	3E800H ~ 3EBFFH	FAH
26C00H ~ 26FFFH	9BH	2EC00H ~ 2EFFFH	BBH	36C00H ~ 36FFFH	DBH	3EC00H ~ 3EFFFH	FBH
27000H ~ 273FFH	9CH	2F000H ~ 2F3FFH	BCH	37000H ~ 373FFH	DCH	3F000H ~ 3F3FFH	FCH
27400H ~ 277FFH	9DH	2F400H ~ 2F7FFH	BDH	37400H ~ 377FFH	DDH	3F400H ~ 3F7FFH	FDH
27800H ~ 27BFFH	9EH	2F800H ~ 2FBFFH	BEH	37800H ~ 37BFFH	DEH	3F800H ~ 3FBFFH	FEH
27C00H ~ 27FFFH	9FH	2FC00H ~ 2FFFFH	BFH	37C00H ~ 37FFFH	DFH	3FC00H ~ 3FFFFH	FFH

3.1.1 内部程序存储器空间

内部程序存储器空间保存程序和数据表。

R7F0C020 内置的内部 ROM（闪存）如下所示。

表 3-2 ROM 容量

产品	内部 ROM	
	结构	容量
R7F0C020M2DFB	闪存	262144 × 8 位（00000H ~ 3FFFFH）

内部程序存储器空间分为以下区域。

(1) 向量表区域

将 00000H ~ 0007FH 的 128 字节区域保留为向量表区，向量表区保存在复位或者产生各中断请求时需要转移的程序起始地址。另外，因为向量码为 2 字节，所以中断的转移目标地址为 00000H ~ 0FFFFH 的 64K 地址。

偶数地址保存 16 位地址中的低 8 位，奇数地址保存 16 位地址中的高 8 位。

在使用引导交换功能时，也必须给 01000H ~ 0107FH 设定向量表。

表 3-3 向量表 (1/2)

向量表地址	中断源
00000H	RESET、POR、LVD、WDT、TRAP、IAW、RPE
00004H	INTWDTI
00006H	INTLVI
00008H	INTP0
0000AH	INTP1
0000CH	INTP2
0000EH	INTP3
00010H	INTP4
00012H	INTP5
00014H	INTST2
00016H	INTSR2
00018H	INTSRE2
0001AH	INTDMA0
0001CH	INTDMA1
0001EH	INTST0/INTCSI00/INTIIC00
00020H	INTTM00
00022H	INTSR0
00024H	INTSRE0
	INTTM01H
00026H	INTST1/INTIIC10
00028H	INTSR1
0002AH	INTSRE1
	INTTM03H
0002CH	INTIICA0
0002EH	INTRTIT
00030H	INTFM
00032H	INTTM01
00034H	INTTM02
00036H	INTTM03
00038H	INTAD
0003AH	INTRTC
0003CH	INTIT
00040H	INTST3
00042H	INTSR3

表 3-3 向量表 (2/2)

向量表地址	中断源
00046H	INTTM04
00048H	INTTM05
0004AH	INTP6
0004CH	INTP7
00050H	INTCMP0
00052H	INTCMP1
00054H	INTTM06
00056H	INTTM07
00058H	INTSCT0
0005AH	INTSCR0
0005CH	INTSRE3
0005EH	INTMD
00060H	INTSCE0
00062H	INTFL
00064H	INTDMA2
00066H	INTDMA3
00068H	INTSCT1
0006AH	INTSCR1
0006CH	INTSCE1
0007EH	BRK

(2) CALLT 指令表区

00080H ~ 000BFH 的 64 字节区域能保存 2 字节调用指令 (CALLT) 的子程序入口地址。必须给子程序入口地址设定 00000H ~ 0FFFFH 内的值 (因为地址码为 2 字节)。

在使用引导交换功能时，也必须给 01080H ~ 010BFH 设定 CALLT 指令表。

(3) 选项字节区

000C0H ~ 000C3H 的 4 字节区域用作选项字节区。在使用引导交换功能时，也必须给 010C0H ~ 010C3H 设定选项字节。详细内容请参照“第 27 章 选项字节”。

(4) 片上调试安全 ID 设定区

000C4H ~ 000CDH 和 010C4H ~ 010CDH 的 10 字节区域用作片上调试安全 ID 设定区。当不使用引导交换功能时，必须给 000C4H ~ 000CDH 设定 10 字节的片上调试安全 ID；当使用引导交换功能时，必须给 000C4H ~ 000CDH 和 010C4H ~ 010CDH 设定 10 字节的片上调试安全 ID。详细内容请参照“第 29 章 片上调试功能”。

3.1.2 镜像区

R7F0C020 将 00000H ~ 0FFFFH 或者 10000H ~ 1FFFFH 的闪存区镜像到 F0000H ~ FFFFFH（通过处理器模式控制寄存器（PMC）进行设定）。

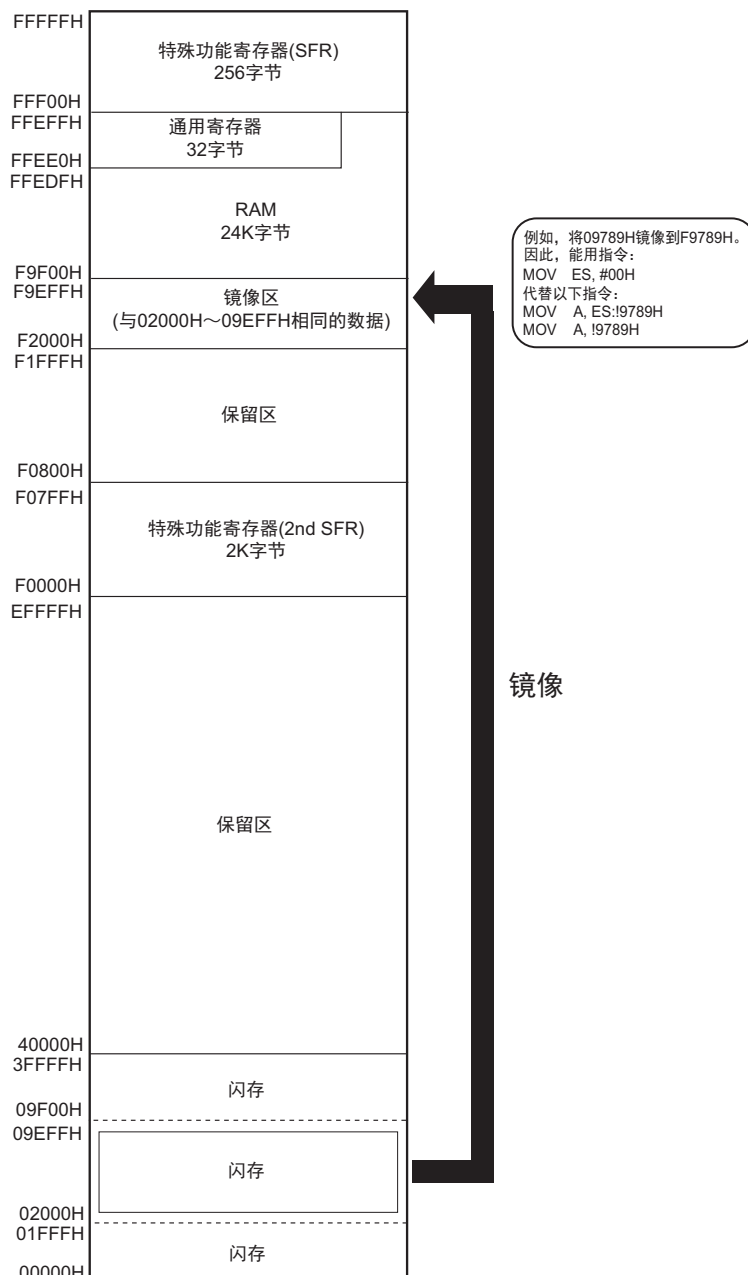
能通过从镜像目标的 F0000H ~ FFFFFH 读数据来使用操作数中不具有 ES 寄存器的指令，因此能用短代码读代码闪存的内容。但是，不能将代码闪存区镜像到 SFR、扩展 SFR、RAM 区以及保留区。

有关各产品的镜像区，请参照“3.1 存储空间”。

镜像区为只读区，不能从此区域取指令。

例子如下所示。

例子 R7F0C020（闪存：256K 字节、RAM：24K 字节）



PMC 寄存器如下所示。

- 处理器模式控制寄存器（PMC）
这是设定要镜像到 F0000H ~ FFFFFH 的闪存空间的寄存器。
通过 1 位或者 8 位存储器操作指令设定 PMC 寄存器。
在产生复位信号后，此寄存器的值变为“00H”。

图 3-3 处理器模式控制寄存器（PMC）的格式

地址：FFFFEH 复位后：00H R/W

符号	7	6	5	4	3	2	1	0
PMC	0	0	0	0	0	0	0	MAA

MAA	设定镜像到 F0000H ~ FFFFFH 的闪存空间
0	00000H ~ 0FFFFH 镜像到 F0000H ~ FFFFFH
1	10000H ~ 1FFFFH 镜像到 F0000H ~ FFFFFH

注意 设定 PMC 寄存器后，至少等待一条指令后才可以读取镜像区。

3.1.3 内部数据存储空间

R7F0C020 内置以下 RAM。

表 3-4 内部 RAM 容量

产品	内部 RAM
R7F0C020	24576 × 8 位（F9F00H ~ FFEFFH）

内部 RAM 可以用作数据区域以及写入并执行指令的程序区域。给内部 RAM 区中的 FFEE0H ~ FFEFFH 的 32 字节区域分配了以 8 个 8 位寄存器为 1 组的 4 组通用寄存器。但是，不能通过通用寄存器执行指令。

堆栈存储器使用内部 RAM。

注意 1. 不能将分配通用寄存器（FFEE0H ~ FFEFFH）的空间用于取指令和堆栈区。

2. 在自编程和改写数据闪存时，不能将用于堆栈、数据缓冲器、向量中断处理的转移目标以及 DMA 的传送目标 / 传送源的 RAM 地址分配到 FFE20H ~ FFEDFH 的区域。

3. 在自编程和改写数据闪存时，以下产品的 RAM 区域用于程序库，所以禁止使用。
R7F0C020: F9F00H ~ FA309H

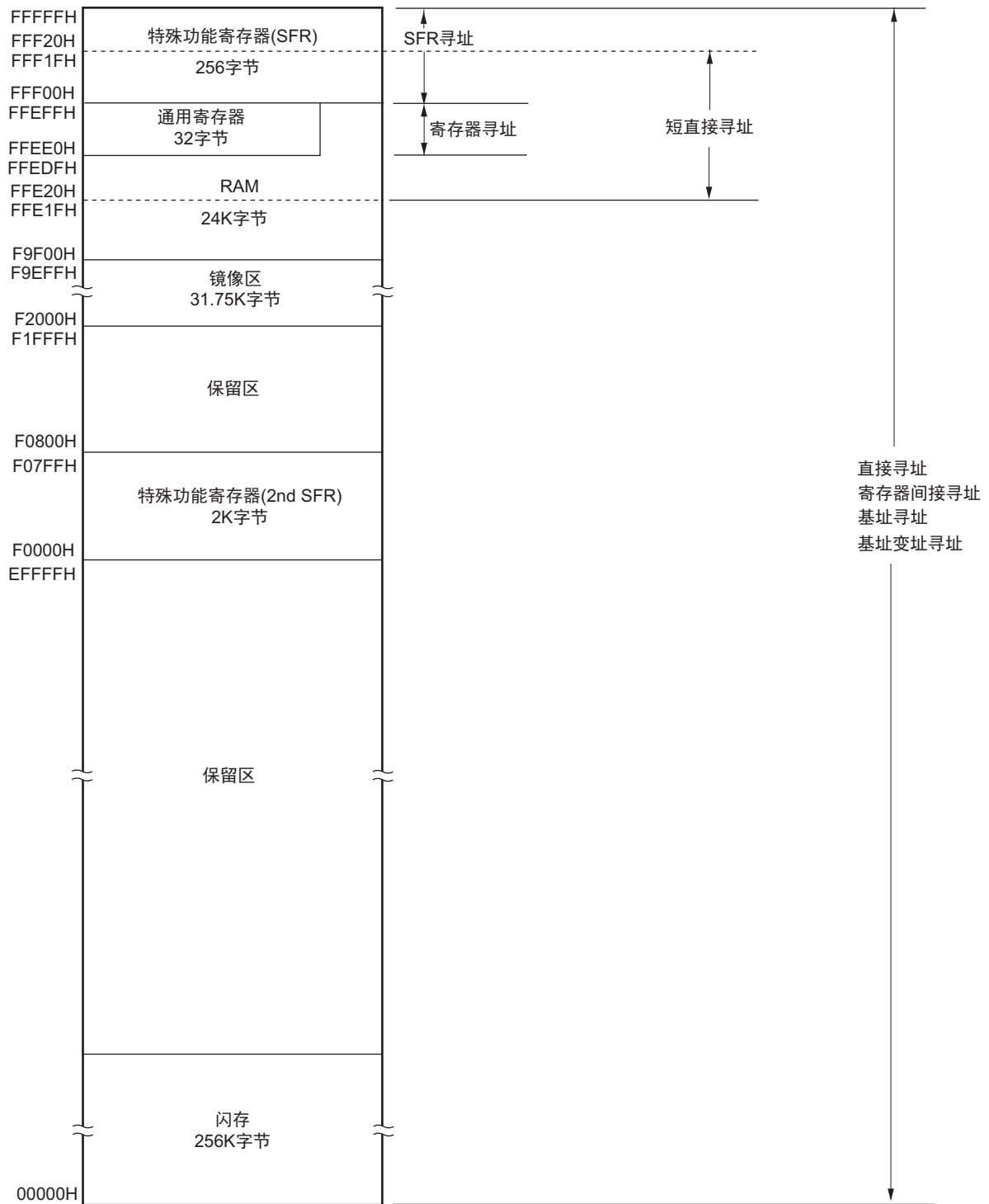
3.1.6 数据存储器的寻址

所谓寻址，是指定下一次要执行的指令地址以及指令执行操作对象的寄存器或者存储器等地址的方法。

对于指令执行操作对象的存储器的寻址，考虑到可操作性等，R7F0C020 提供了丰富的寻址方式。尤其是能根据特殊功能寄存器（SFR）和通用寄存器等各种功能进行特殊的寻址。数据存储器和寻址的对应如图 3-4 所示。

有关各寻址的详细内容，请参照“3.4 处理数据地址的寻址”。

图 3-4 数据存储器和寻址的对应



3.2 处理器寄存器

R7F0C020 内置以下处理器寄存器。

3.2.1 控制寄存器

这是具有控制程序顺序、状态和堆栈存储器等专用功能的寄存器。在控制寄存器中有程序计数器（PC）、程序状态字（PSW）和堆栈指针（SP）。

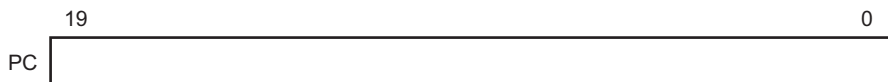
(1) 程序计数器（PC）

程序计数器是保存下一次要执行的程序地址信息的 20 位寄存器。

在通常运行时，根据预取的指令码字节数自动进行递增。在执行转移指令时，设定立即数或者寄存器的内容。

在产生复位信号后，给程序计数器设定地址 00000H 和 00001H 的复位向量表的值。

图 3-5 程序计数器的结构



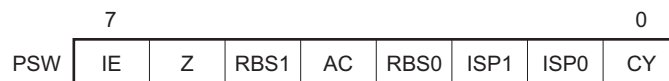
(2) 程序状态字（PSW）

程序状态字是由各种标志组成的 8 位寄存器，通过执行指令对这些标识进行置位和清除。

在接受向量中断请求以及执行 PUSH PSW 指令时，将程序状态字的内容保存到堆栈区，而在执行 RETB 指令、RETI 指令或者 POP PSW 指令时恢复程序状态字的内容。

在产生复位信号后，PSW 的值变为“06H”。

图 3-6 程序状态字的结构



(a) 中断允许标志（IE）

这是控制 CPU 的中断请求接受运行的标志。

当 IE 位是“0”时，为中断禁止（DI）状态，禁止全部可屏蔽中断请求。

当 IE 位是“1”时，为中断允许（EI）状态，通过优先级控制标志（ISP1、ISP0）、各中断源的中断屏蔽标志和优先级指定标志进行可屏蔽中断请求的接受控制。

通过执行 DI 指令或者接受中断，将此标志清“0”；通过执行 EI 指令，将此标志置“1”。

(b) 零标志（Z）

当运算或者比较结果为零或者相等时，将此标志置“1”。否则，将此标志清“0”。

(c) 寄存器组选择标志 (RBS0、RBS1)

这是从 4 组寄存器中选择 1 组的 2 位标志。
此标志保存通过执行 SEL RBn 指令所选寄存器组的 2 位信息。

(d) 辅助进位标志 (AC)

当运算结果在 bit3 产生进位或者借位时，将此标志置“1”。否则，将此标志清“0”。

(e) 优先级控制标志 (ISP1、ISP0)

这是管理能接受的可屏蔽向量中断优先级的标志。禁止接受优先级指定标志寄存器 (PRn0L、PRn0H、PRn1L、PRn1H、PRn2L、PRn2H、PRn3L) (参照 20.3.3) 指定的低于 ISP0 标志值和 ISP1 标志值的向量中断请求。另外，实际上通过中断允许标志 (IE) 的状态控制是否接受向量中断请求。

备注 n=0、1

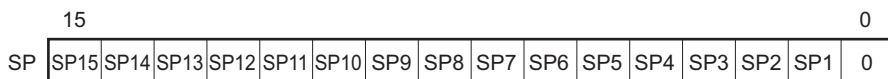
(f) 进位标志 (CY)

这是在执行加减运算指令时保存上溢和下溢的标志。另外，在执行循环指令时保存移出的值，并且在执行位操作指令时用作位累加器。

(3) 堆栈指针 (SP)

这是保存存储器堆栈区起始地址的 16 位寄存器。只有内部 RAM 区才能设定为堆栈区。

图 3-7 堆栈指针的结构



在通过堆栈指针进行堆栈寻址过程中，SP 在写堆栈存储器（压栈）时先递减，而在读堆栈存储器（退栈）后递增。

- 注意 1. 在产生复位信号后，SP 的内容变为不定值，因此必须在使用堆栈前对 SP 进行初始化。
- 2. 禁止将通用寄存器 (FFEE0H ~ FFEFFH) 的空间用作取指令或者堆栈区。
- 3. 在自编程和改写数据闪存时，不能将用于堆栈、数据缓冲器、向量中断处理的转移目标以及 DMA 的传送目标 / 传送源的 RAM 地址分配到 FFE20H ~ FFEDFH 的区。
- 4. 在自编程时，以下产品的 RAM 区用于各库，所以禁止使用。
R7F0C020: F9F00H ~ FA309H

第 4 章 端口功能

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 4 章。
另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

第 5 章 时钟发生电路

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 5 章。
另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

第 6 章 定时器阵列单元

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 6 章。

第 7 章 实时时钟 2

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 7 章。

第 8 章 副系统时钟频率测量电路

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 8 章。

第 9 章 12 位间隔定时器

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 9 章。

第 10 章 时钟输出 / 蜂鸣器输出控制电路

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 10 章。

第 11 章 看门狗定时器

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 11 章。

第 12 章 A/D 转换器

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 12 章。

第 13 章 比较器

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 13 章。

第 14 章 串行阵列单元

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 14 章。
另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

第 15 章 串行接口 IICA

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 15 章。

第 16 章 智能卡接口 (SMCI)

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 16 章。
另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

第 17 章 LCD 控制器 / 驱动器

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 17 章。
另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

第 18 章 乘除器和乘加器

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 18 章。

第 19 章 DMA 控制器

本章除了 19.2.2 章节外，其他请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 19 章。

另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

19.2.2 DMA RAM 地址寄存器 n (DRAn)

这是设定 RAM 地址的 16 位寄存器，RAM 地址是 DMA 通道 n 的传送源或者传送目标。

能设定通用寄存器以外的内部 RAM 区（参照表 19-2）的地址。

必须设定 RAM 地址的低 16 位。

如果开始 DMA 传送，此寄存器就自动递增。在 8 位传送模式中增 1；在 16 位传送模式中增 2。如果从此 DRAn 寄存器的设定地址开始传送到最后地址，DMA 传送就停止运行。此时，在 8 位传送模式中，DRAn 寄存器为最后地址 +1；在 16 位传送模式中，DRAn 寄存器为最后地址 +2。

在 16 位传送模式中，忽略最低位而作为偶数地址处理。

能以 8 位或者 16 位为单位读写 DRAn 寄存器，但是不能在 DMA 传送过程中写此寄存器。

在产生复位信号后，此寄存器的值变为“0000H”。

图 19-2 DMA RAM 地址寄存器 n (DRAn) 的格式

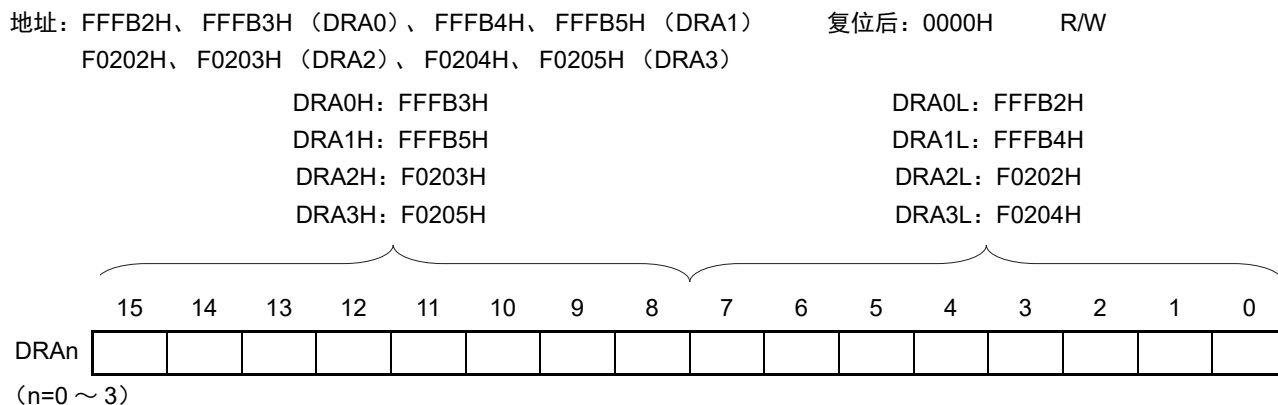


表 19-2 通用寄存器以外的内部 RAM 区

产品	通用寄存器以外的内部 RAM 区
R7F0C020	F9F00H ~ FFEDFH

备注 n: DMA 通道号 (n=0 ~ 3)

第 20 章 中断功能

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 20 章。

第 21 章 待机功能

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 21 章。

第 22 章 复位功能

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 22 章。

第 23 章 上电复位电路

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 23 章。
另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

第 24 章 电压检测电路

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 24 章。

第 25 章 安全功能

本章除了 25.3.1.1、25.3.1.2、25.3.4.1、25.3.6 章节外，其他请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 25 章。

另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

25.3.1.1 闪存 CRC 控制寄存器 (CRC0CTL)

这是设定高速 CRC 运算器的运行控制和运算范围的寄存器。

能通过 1 位或者 8 位存储器操作指令设定 CRC0CTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 25-1 闪存 CRC 控制寄存器 (CRC0CTL) 的格式

地址: F02F0H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
CRC0CTL	CRC0EN	0	0	0	FEA3	FEA2	FEA1	FEA0

CRC0EN	高速 CRC 运算器的运行控制
0	停止运行。
1	通过执行 HALT 指令开始运算。

FEA3	FEA2	FEA1	FEA0	高速 CRC 的运算范围
0	0	0	0	00000H ~ 03FFBH (16K-4 字节)
0	0	0	1	00000H ~ 07FFBH (32K-4 字节)
0	0	1	0	00000H ~ 0BFFBH (48K-4 字节)
0	0	1	1	00000H ~ 0FFFH (64K-4 字节)
0	1	0	0	00000H ~ 13FFBH (80K-4 字节)
0	1	0	1	00000H ~ 17FFBH (96K-4 字节)
0	1	1	0	00000H ~ 1BFFBH (112K-4 字节)
0	1	1	1	00000H ~ 1FFFH (128K-4 字节)
1	0	0	0	00000H ~ 23FFBH (144K-4 字节)
1	0	0	1	00000H ~ 27FFBH (160K-4 字节)
1	0	1	0	00000H ~ 2BFFBH (176K-4 字节)
1	0	1	1	00000H ~ 2FFFH (192K-4 字节)
1	1	0	0	00000H ~ 33FFBH (208K-4 字节)
1	1	0	1	00000H ~ 37FFBH (224K-4 字节)
1	1	1	0	00000H ~ 3BFFBH (240K-4 字节)
1	1	1	1	00000H ~ 3FFFH (256K-4 字节)

备注 必须事先将用于比较的 CRC 运算结果期待值存入闪存的最后 4 字节，因此运算范围为减去 4 字节的范围。

25.3.1.2 闪存 CRC 运算结果寄存器 (PGCRCL)

这是保存高速 CRC 运算结果的寄存器。
通过 16 位存储器操作指令设定 PGCRCL 寄存器。
在产生复位信号后，此寄存器的值变为“0000H”。

图 25-2 闪存 CRC 运算结果寄存器 (PGCRCL) 的格式

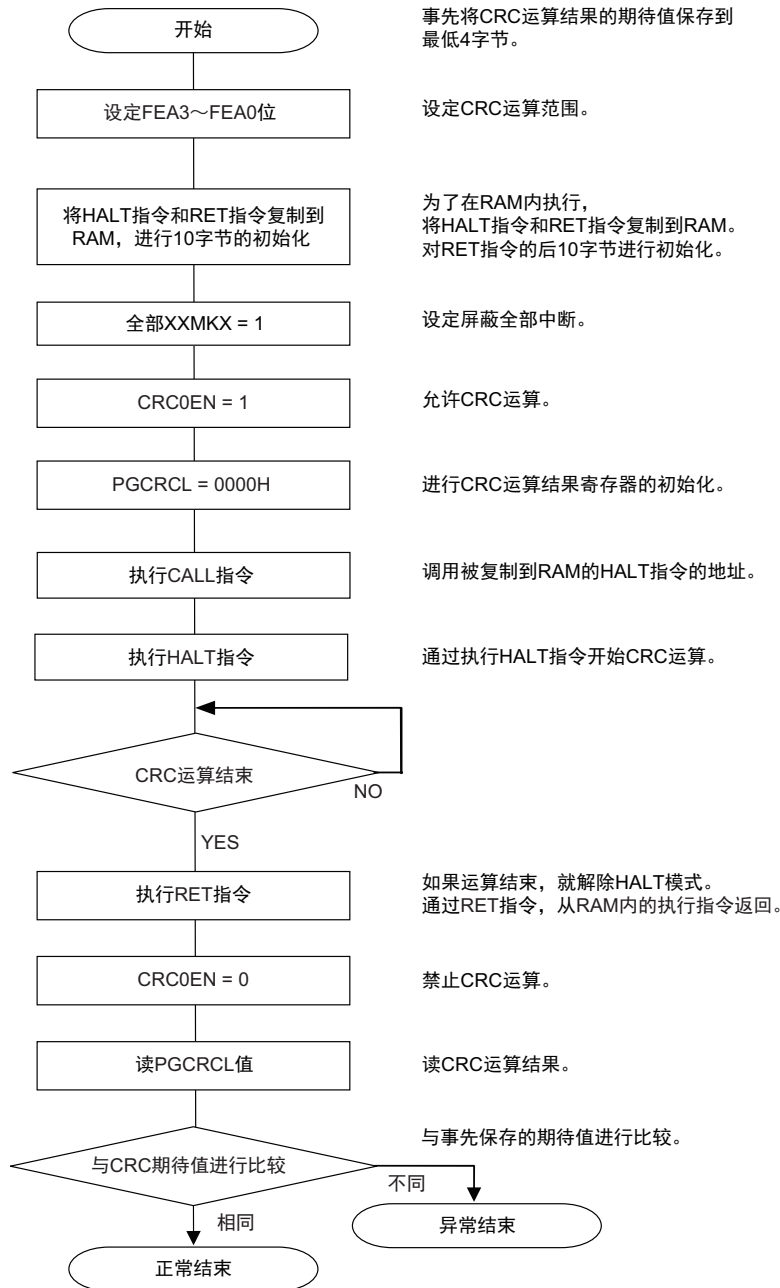
地址: F02F2H	复位后: 0000H	R/W						
符号	15	14	13	12	11	10	9	8
PGCRCL	PGCRC15	PGCRC14	PGCRC13	PGCRC12	PGCRC11	PGCRC10	PGCRC9	PGCRC8
	7	6	5	4	3	2	1	0
	PGCRC7	PGCRC6	PGCRC5	PGCRC4	PGCRC3	PGCRC2	PGCRC1	PGCRC0
	PGCRC15 ~ 0		高速 CRC 的运算结果					
	0000H ~ FFFFH		保存高速 CRC 的运算结果。					

注意 只有在 CRC0EN (CRC0CTL 寄存器的 bit7) 位为“1”时才能写 PGCRCL 寄存器。

闪存 CRC 运算功能 (高速 CRC) 的流程图如图 25-3 所示。

<操作流程>

图 25-3 闪存 CRC 运算功能（高速 CRC）的流程图



- 注意 1. 只以代码闪存为 CRC 运算的对象。
2. 必须将 CRC 运算的期待值保存到代码闪存内运算范围后的区域。
3. 通过在 RAM 区执行 HALT 指令，CRC 运算变为有效。
 必须在 RAM 区执行 HALT 指令。

能通过使用综合开发环境“CubeSuite+”计算 CRC 运算的期待值。有关详细内容，请参照《Integrated Development Environment CubeSuite+ User’s Manual》。

25.3.4.1 非法存储器存取检测控制寄存器 (IAWCTL)

此寄存器控制是否允许检测非法存储器的存取以及控制 RAM/SFR 保护功能。

RAM 保护功能使用 GRAM1 位和 GRAM0 位。

通过 8 位存储器操作指令设定 IAWCTL 寄存器。

在产生复位信号后，此寄存器的值变为“00H”。

图 25-9 非法存储器存取检测控制寄存器 (IAWCTL) 的格式

地址: F0078H	复位后: 00H	R/W						
符号	7	6	5	4	3	2	1	0
IAWCTL	IAWEN	0	GRAM1	GRAM0	0	GPORT	GINT	GCSC

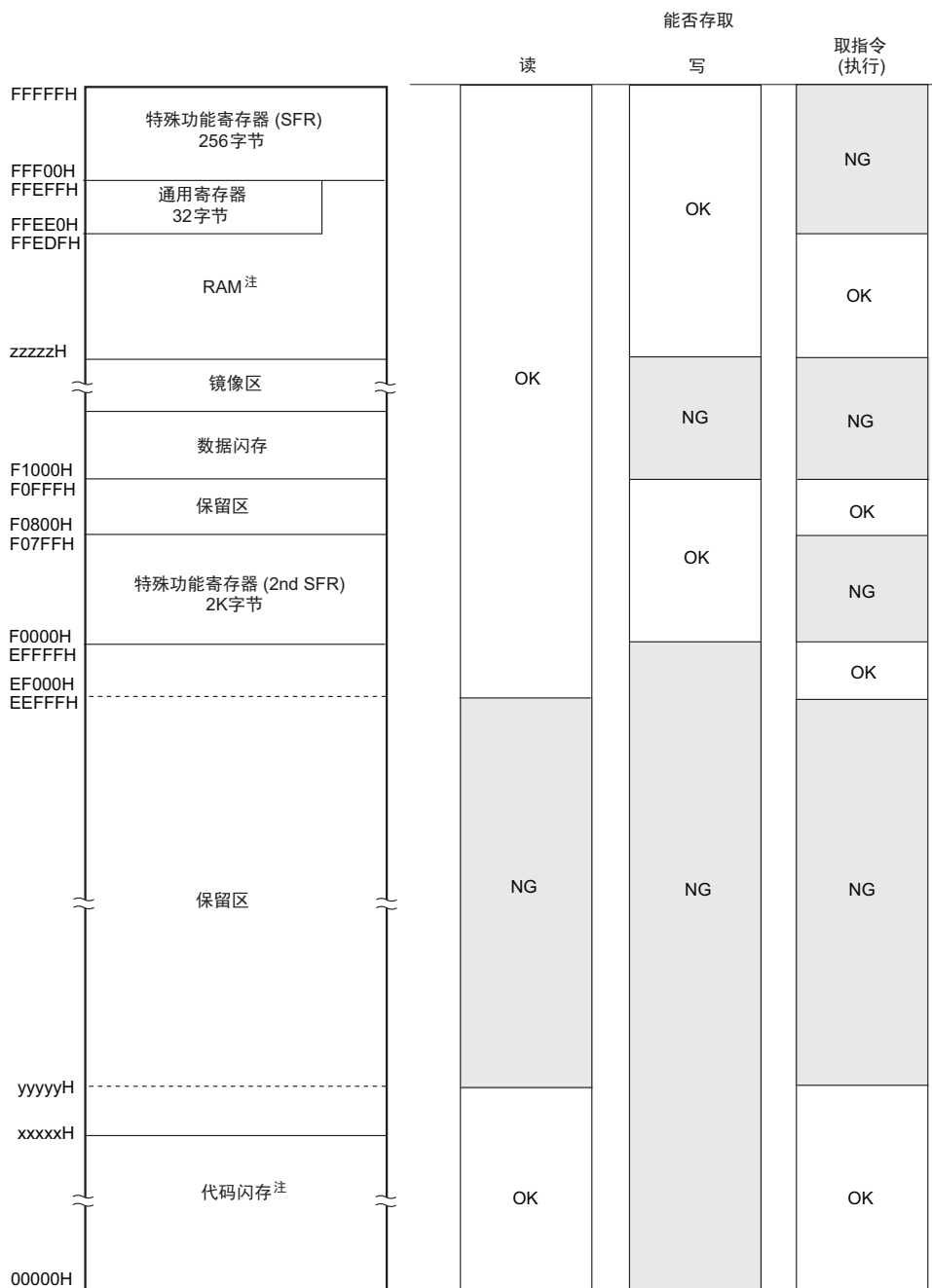
GRAM1	GRAM0	RAM 保护空间注
0	0	无效。能写 RAM。
0	1	RAM 起始地址开始的 128 字节
1	0	RAM 起始地址开始的 256 字节
1	1	RAM 起始地址开始的 512 字节

注 RAM 的起始地址为 F9F00H。

25.3.6 非法存储器存取检测功能

IEC60730 标准要求需要确认 CPU 和中断是否正常运行。
非法存储器存取检测功能在存取被规定的非法存取检测空间时产生复位。
非法存取检测空间为图 25-11 中记载为“NG”的范围。

图 25-11 非法存取检测空间



注 本产品的代码闪存、RAM 地址和检测最低位地址如下所示：

产品	代码闪存 (00000H ~ xxxxxH)	RAM (zzzzH ~ FFEFFH)	读 / 取指令 (执行) 时的检测最低位地址 (yyyyyH)
R7F0C020	262144×8 位 (00000H ~ 3FFFFH)	24576×8 位 (F9F00H ~ FFEFFH)	40000H

第 26 章 稳压器

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 26 章。
另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

第 27 章 选项字节

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 27 章。
另外，在参照时请用“R7F0C20M2DFB”替代“R7F0C003M2DFB、R7F0C004M2DFB”。

第 28 章 闪存

本章除了 28、28.4.4、28.5.3 章节外，其他请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 28 章。

RL78 微控制器内置了可进行编程、擦除和重写的闪存。闪存有可执行程序的“代码闪存”和数据保存区的“数据闪存”。



闪存的编程方法有以下几种。

能通过闪存编程器或者外部器件（UART 通信）进行的串行编程或者通过自编程改写代码闪存。

- 使用闪存编程器进行的串行编程（参照 28.1）
 能使用专用闪存编程器进行板上或者板外编程。
- 使用外部器件（内置 UART）进行的串行编程（参照 28.2）
 能使用外部器件（单片机和 ASIC）的 UART 通信进行板上编程。
- 自编程（参照 28.5）
 能使用闪存自编程库在用户应用上自改写代码闪存。

28.4.4 通信命令

RL78 微控制器通过表 28-7 所示的命令执行串行编程。

从专用闪存编程器或者外部器件发送到 RL78 微控制器的信号称为“命令”，并且执行与该命令对应的各功能处理。详细内容请参照《RL78 Microcontrollers (RL78 Protocol A) Programmer Edition》Application Note (R01AN0815)。

表 28-7 闪存控制命令

分类	命令名称	功能
校验	Verify	将指定闪存区的内容和从编程器送来的数据进行比较。
擦除	Block Erase	擦除指定的闪存区。
空白检查	Block Blank Check	检查指定块的闪存擦除状态。
编程	Programming	将数据写到指定的闪存区 ^注 。
信息取得	Silicon Signature	取得 RL78 微控制器的信息（例如：产品名、闪存结构、用于编程的固件版本等）。
	Checksum	取得指定区域的校验和。
安全	Security Set	设定安全信息。
	Security Get	取得安全信息。
	Security Release	解除禁止编程的设定。
其他	Reset	用于通信的同步检测。
	Baud Rate Set	设定选择 UART 时的波特率。

注 必须确认在编程区域中没有写入数据。因为在设定为禁止块擦除后就无法进行擦除，所以在没有擦除数据时，不能写数据。

如果执行“Silicon Signature”命令，就能取得产品信息（产品名、固件版本等）。
识别标志数据一览表和识别标志数据的例子分别如表 28-8 和表 28-9 所示。

表 28-8 识别标志数据一览表

字段名	内容	发送字节数
器件代码	分配给器件的序列号	3 字节
器件名	器件名（ASCII 码）	10 字节
闪存区的结束地址	闪存区的结束地址 （从地址的低位开始发送。 例：00000H ~ 3FFFFH（256KB）→FFH、FFH、03H）	3 字节
固件版本	用于编程的固件版本信息 （从版本的高位开始发送。例：Ver.1.23→01H、02H、03H）	3 字节

表 28-9 识别标志数据的例子

字段名	内容	发送字节数	数据（十六进制）
器件代码	RL78 协议 A	3 字节	10 00 06
器件名	R7F0C020	10 字节	52 = “R” 37 = “7” 46 = “F” 30 = “0” 43 = “C” 30 = “0” 32 = “2” 30 = “0” 4D = “M” 20 = “ ”
代码闪存区的结束地址	代码闪存区 00000H ~ 3FFFFH（256KB）	3 字节	FF FF 03
固件版本	Ver.1.23	3 字节	01 02 03

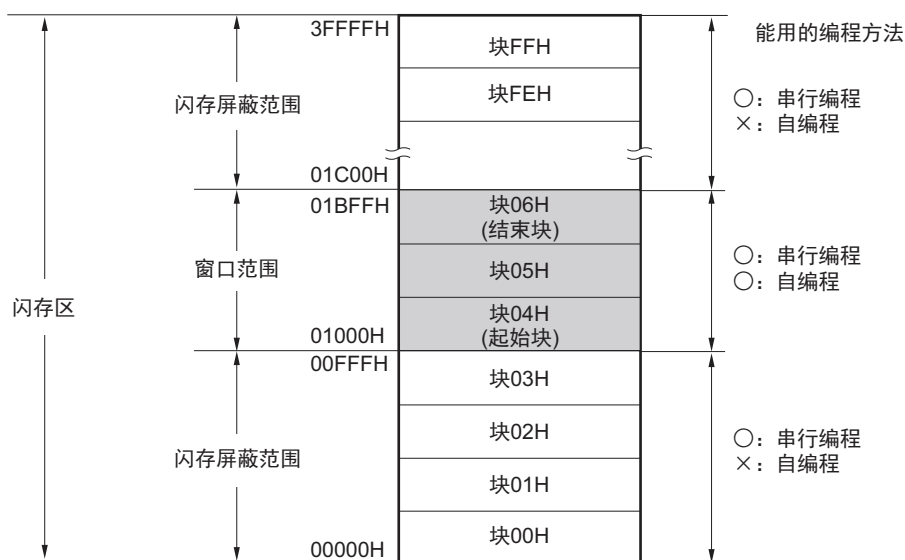
28.5.3 闪存屏蔽窗口功能

闪存屏蔽窗口功能作为自编程的一个安全功能，只在自编程时禁止对指定的窗口范围以外的区域进行编程和擦除。

能通过指定起始块和结束块来设定窗口范围。能在串行编程以及自编程时设定或者更改窗口范围的指定。

在自编程时，禁止对窗口范围以外的区域进行编程和擦除。但是，在串行编程时，也能对指定窗口范围以外的区域进行编程和擦除。

图 28-11 闪存屏蔽窗口的设定例子
(对象器件: R7F0C020, 起始块: 04H, 结束块: 06H)



注意 如果引导簇 0 的禁止改写区和闪存屏蔽窗口范围重叠，就优先禁止改写引导簇 0。

表 28-10 闪存屏蔽窗口功能的设定 / 更改方法和命令的关系

编程条件	窗口范围的设定 / 更改方法	执行的命令	
		块擦除	编程
自编程	通过闪存自编程库指定窗口的起始块和结束块。	只能擦除窗口范围内的块。	只能对窗口范围以内的区域进行编程。
串行编程	使用专用闪存编程器的 GUI 等指定窗口的起始块和结束块。	也能擦除窗口范围以外的块。	也能对窗口范围以外的区域进行编程。

备注 要禁止串行编程时的编程或者擦除时，请参照“28.6 安全功能”。

第 29 章 片上调试功能

本章除了 29.3 章节外，其他请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 29 章。

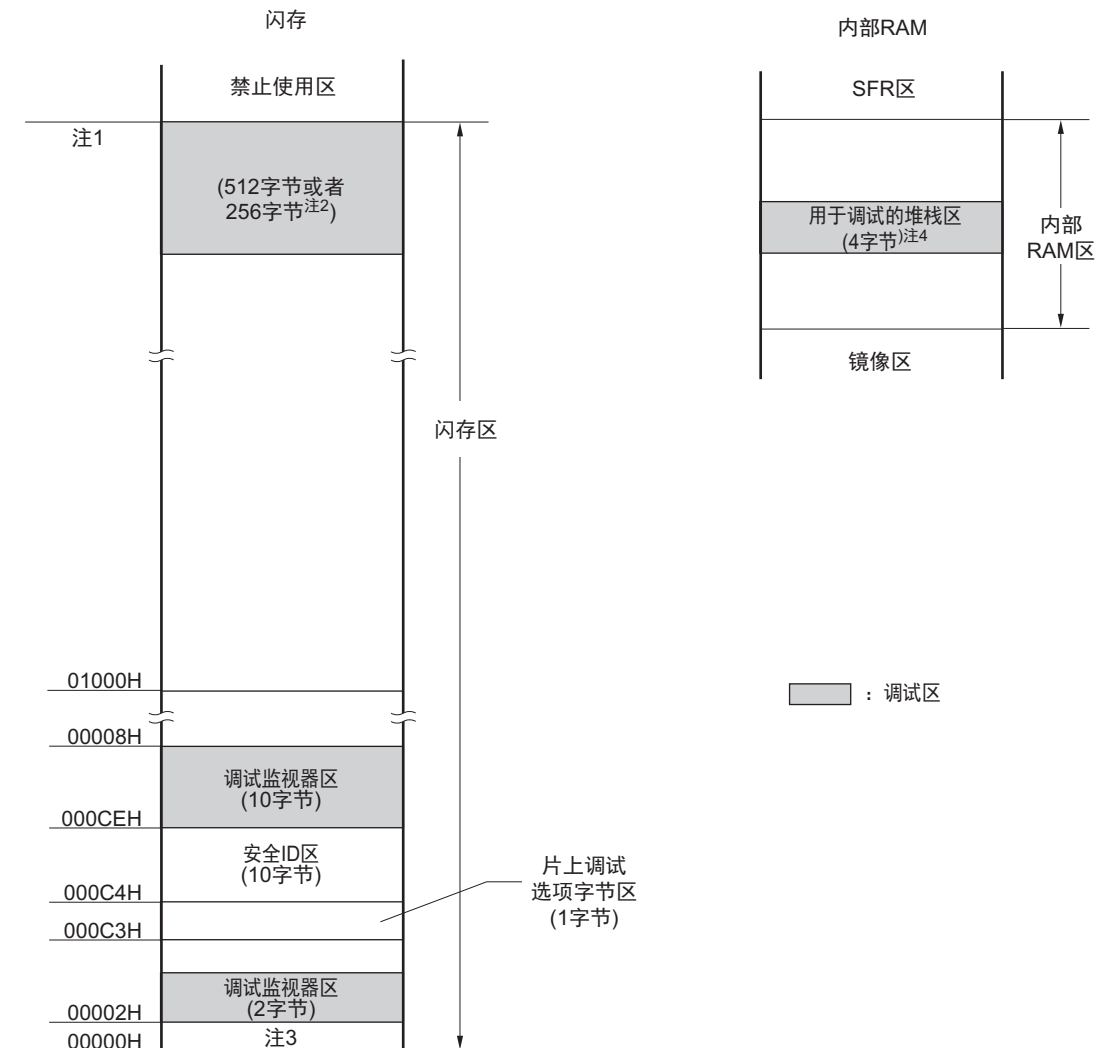
29.3 用户资源的确保

为了实现 RL78 微控制器与 E1 片上调试仿真器的通信和各种调试功能，需提前确保存储空间。当使用本公司的汇编程序和编译程序时，能通过链接程序的选项进行设定。

(1) 存储空间的确保

图 29-2 的灰色部分表示的区域保存用于调试的监控程序，是不能保存用户程序或者数据的空间。要使用片上调试功能时，需要确保不使用此空间的区域，而且不能在用户程序中改写此空间。

图 29-2 保存调试监控程序的存储空间



注 1. 如下所示，地址因产品而不同。

产品	注 1 的地址
R7F0C020	3FFFFH

2. 在不使用实时 RAM 监控（RRM）功能和 Dynamic Memory Modification（DMM）功能时，为 256 字节。
3. 在调试时，复位向量被改写为监控程序的分配地址。
4. 此区域分配在堆栈区之后，因此用于调试的堆栈区地址随着堆栈的增减而变。即，对于使用的堆栈区，额外占用 4 字节。在自编程时，额外占用 12 字节。

第 30 章 十进制校正（BCD）电路

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》（R01UH0393C）的第 30 章。

第 31 章 指令集的概要

本章请参照《R7F0C003M2DFB、R7F0C004M2DFB 用户手册 硬件篇》(R01UH0393C) 的第 31 章。

第 32 章 电特性

注意 RL78 微控制器内置用于开发和评估的片上调试功能。如果使用片上调试功能，就可能会超过闪存的保证改写次数而无法保证产品的可靠性，因此批量生产的产品不能使用片上调试功能。对于使用片上调试功能的产品，不作为投诉受理对象。

32.1 绝对最大额定值

绝对最大额定值 (1/3)

项目	符号	条件	额定值	单位
电源电压	V_{DD}		$-0.5 \sim +6.5$	V
REGC 引脚输入电压	V_{IREGC}	REGC	$-0.3 \sim +2.8$ 并且 $-0.3 \sim V_{DD} + 0.3$ 注 1	V
输入电压	V_{I1}	P00 ~ P07、P10 ~ P17、P20 ~ P27、 P30 ~ P35、P40 ~ P47、P50 ~ P57、 P60、P61、P70 ~ P77、P121 ~ P127、 P130、P137	$-0.3 \sim V_{DD} + 0.3$ 注 2	V
	V_{I2}	P60、P61 (N 沟道漏极开路)	$-0.3 \sim +6.5$	V
	V_{I3}	EXCLK、EXCLKS、RESET	$-0.3 \sim V_{DD} + 0.3$ 注 2	V
输出电压	V_{O1}	P00 ~ P07、P10 ~ P17、P20 ~ P27、 P30 ~ P35、P40 ~ P47、P50 ~ P57、 P60、P61、P70 ~ P77、P121 ~ P127、 P130、P137	$-0.3 \sim V_{DD} + 0.3$ 注 2	V
模拟输入电压	V_{AI1}	ANI0、ANI1、ANI16、ANI17	$-0.3 \sim V_{DD} + 0.3$ 并且 $-0.3 \sim AV_{REF(+)} + 0.3$ 注 2、注 3	V

- 注 1. 必须通过电容器 (0.47 ~ 1 μ F) 将 REGC 引脚连接 V_{SS} 。此值规定 REGC 引脚的绝对最大额定值，在使用时不能外加电压。
2. 不超过 6.5V。
3. A/D 转换对象的引脚不能超过 $AV_{REF(+)} + 0.3$ 。

注意 即使是各项目中的 1 个项目一瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

- 备注 1. 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。
2. $AV_{REF(+)}$: A/D 转换器的正 (+) 基准电压
3. 将 V_{SS} 作为基准电压。

绝对最大额定值 (2/3)

项目	符号	条件	额定值	单位
LCD 电压	V_{L1}	V_{L1} 电压注 1	-0.3 ~ +2.8 并且 -0.3 ~ $V_{L4} + 0.3$	V
	V_{L2}	V_{L2} 电压注 1	-0.3 ~ $V_{L4} + 0.3$ 注 2	V
	V_{L3}	V_{L3} 电压注 1	-0.3 ~ $V_{L4} + 0.3$ 注 2	V
	V_{L4}	V_{L4} 电压注 1	-0.3 ~ +6.5	V
	V_{LCAP}	CAPL、CAPH 电压注 1	-0.3 ~ $V_{L4} + 0.3$ 注 2	V
	V_{OUT}	COM0 ~ COM7、 SEG0 ~ SEG50、 输出电压	外部电阻分压方式 内部升压方式	-0.3 ~ $V_{DD} + 0.3$ 注 2 -0.3 ~ $V_{L4} + 0.3$ 注 2

注 1. 此值规定向 V_{L1} 、 V_{L2} 、 V_{L3} 、 V_{L4} 引脚外加电压时的绝对最大额定值，并不表示推荐使用外加电压。在内部升压方式中，必须通过电容器（ $0.47\mu\text{F}\pm 30\%$ ）将 V_{L1} 、 V_{L2} 、 V_{L3} 、 V_{L4} 引脚连接 V_{SS} ，并且在 CAPL 引脚和 CAPH 引脚之间连接电容器（ $0.47\mu\text{F}\pm 30\%$ ）。

2. 不超过 6.5 V。

注意 即使是各项目中的 1 个项目一瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

备注 将 V_{SS} 作为基准电压。

绝对最大额定值 (3/3)

参数	符号	条件		额定值	单位
高电平输出电流	I _{OH1}	1 个引脚	P00 ~ P07、P10 ~ P17、P22 ~ P27、 P30 ~ P35、P40 ~ P47、P50 ~ P57、 P60、P61、P70 ~ P77、 P125 ~ P127、P130	-40	mA
		引脚合计 -170mA	P00 ~ P07、P10 ~ P17、P22 ~ P27、 P30 ~ P35、P40 ~ P47、P50 ~ P57、 P60、P61、P70 ~ P77、P125 ~ P127、 P130	-170	mA
	I _{OH2}	1 个引脚	P20、P21	-0.5	mA
		引脚合计		-1	mA
低电平输出电流	I _{OL1}	1 个引脚	P00 ~ P07、P10 ~ P17、P22 ~ P27、 P30 ~ P35、P40 ~ P47、P50 ~ P57、 P60、P61、P70 ~ P77、 P125 ~ P127、P130	40	mA
		引脚合计 170mA	P40 ~ P47、P130	70	mA
			P00 ~ P07、P10 ~ P17、P22 ~ P27、 P30 ~ P35、P50 ~ P57、P60、P61、 P70 ~ P77、P125 ~ P127	100	mA
	I _{OL2}	1 个引脚	P20、P21	1	mA
		引脚合计		2	mA
工作环境温度	T _A	通常运行时		-40 ~ +85	°C
		闪存编程时			
保存温度	T _{stg}			-65 ~ +150	°C

注意 即使是各项目中的 1 个项目一瞬间超过绝对最大额定值，也可能降低产品的质量。绝对最大额定值是可能给产品带来物理性损伤的额定值，必须在不超过额定值的状态下使用产品。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

32.2 振荡电路特性

32.2.1 X1、XT1 振荡电路特性

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

参数	谐振器	条件	最小值	典型值	最大值	单位
X1 时钟振荡频率 (f_X) 注	陶瓷谐振器 / 晶体谐振器	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	1.0		20.0	MHz
		$2.4\text{V} \leq V_{DD} < 2.7\text{V}$	1.0		16.0	
		$1.8\text{V} \leq V_{DD} < 2.4\text{V}$	1.0		8.0	
		$1.6\text{V} \leq V_{DD} < 1.8\text{V}$	1.0		4.0	
XT1 时钟振荡频率 (f_{XT}) 注	晶体谐振器		32	32.768	35	kHz

注 只表示振荡电路的频率容许范围，指令执行时间请参照 AC 特性。

另外，委托谐振器厂商进行在安装电路中的评估，并且在确认振荡特性后再使用。

注意 在解除复位后，通过高速内部振荡器时钟启动 CPU，因此用户必须通过振荡稳定时间计数器的状态寄存器（OSTC）确认 X1 时钟的振荡稳定时间，并且必须充分对所用谐振器进行振荡稳定时间的评估，然后决定 OSTC 寄存器和振荡稳定时间选择寄存器（OSTS）的振荡稳定时间。

备注 在使用 X1、XT1 振荡电路时，请参照“5.4 系统时钟振荡电路”。

32.2.2 内部振荡器特性

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

振荡电路	符号	条件		MIN.	TYP.	MAX.	单位
高速内部振荡器时钟频率 注 1、注 2	f_{IH}			1		24	MHz
高速内部振荡器时钟频率 精度		$-20 \sim +85^\circ\text{C}$	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	-1.0		+1.0	%
			$1.6\text{V} \leq V_{DD} < 1.8\text{V}$	-5.0		+5.0	%
		$-40 \sim -20^\circ\text{C}$	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	-1.5		+1.5	%
			$1.6\text{V} \leq V_{DD} < 1.8\text{V}$	-5.5		+5.5	%
低速内部振荡器时钟频率	f_{IL}				15		kHz
低速内部振荡器时钟频率 精度				-15		+15	%

注 1. 通过选项字节（000C2H/010C2H）的 bit0 ~ 4 和 HOCODIV 寄存器的 bit0 ~ 2 选择高速内部振荡器的频率。

2. 只表示振荡电路的特性，指令执行时间请参照 AC 特性。

32.3 DC 特性

32.3.1 引脚特性

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
高电平输出电流 注 1	I _{OH1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130 1 个引脚	1.6V ≤ V _{DD} ≤ 5.5V			-10.0 注 2	mA
		P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130 合计 (占空比 = 70% 时注 3)	4.0V ≤ V _{DD} ≤ 5.5V			-90.0	mA
			2.7V ≤ V _{DD} < 4.0V			-15.0	mA
			1.8V ≤ V _{DD} < 2.7V			-7.0	mA
			1.6V ≤ V _{DD} < 1.8V			-3.0	mA
	I _{OH2}	P20、P21 1 个引脚	1.6V ≤ V _{DD} ≤ 5.5V			-0.1 注 2	mA
	全部引脚合计 (占空比 = 70% 时注 3)	1.6V ≤ V _{DD} ≤ 5.5V			-0.2	mA	

注 1. 这是即使电流从 V_{DD} 引脚流到输出引脚也保证器件运行的电流值。

2. 不能超过合计的电流值。

3. 这是在占空比 ≤ 70% 条件下的输出电流值。

更改为占空比 > 70% 时的输出电流值能用以下的计算式进行计算 (将占空比更改为 n% 的情况)。

$$\bullet \text{ 引脚合计的输出电流} = (I_{OH} \times 0.7) / (n \times 0.01)$$

$$\text{< 计算例子 > } I_{OH} = -90.0\text{mA}, n = 80\%$$

$$\text{引脚合计的输出电流} = (-90.0 \times 0.7) / (80 \times 0.01) \approx -78.75\text{mA}$$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

注意 在 N 沟道漏极开路模式中，P00、P04 ~ P07、P16、P17、P35、P42 ~ P44、P46、P47、P53 ~ P56、P130 不输出高电平。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
低电平输出电流 注 1	I _{OL1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130 1 个引脚			20.0 注 2	mA
		P60、P61 1 个引脚			15.0 注 2	mA
		P40 ~ P47、P130 合计 (占空比 = 70% 时注 3)	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		70.0	mA
			$2.7\text{V} \leq V_{DD} < 4.0\text{V}$		15.0	mA
			$1.8\text{V} \leq V_{DD} < 2.7\text{V}$		9.0	mA
			$1.6\text{V} \leq V_{DD} < 1.8\text{V}$		4.5	mA
		P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P50 ~ P57、P70 ~ P77、 P125 ~ P127 合计 (占空比 = 70% 时注 3)	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$		90.0	mA
			$2.7\text{V} \leq V_{DD} < 4.0\text{V}$		35.0	mA
			$1.8\text{V} \leq V_{DD} < 2.7\text{V}$		20.0	mA
			$1.6\text{V} \leq V_{DD} < 1.8\text{V}$		10.0	mA
	全部引脚合计 (占空比 = 70% 时注 3)			160.0	mA	
	I _{OL2}	P20、P21 1 个引脚			0.4 注 2	mA
		全部引脚合计 (占空比 = 70% 时注 3)	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$		0.8	mA

注 1. 这是电流即使从输出引脚流到 V_{SS} 引脚也保证器件运行的电流值。

2. 不能超过合计的电流值。

3. 这是在占空比 ≤ 70% 条件下的输出电流值。

更改为占空比 > 70% 时的输出电流值能用以下的计算式进行计算（将占空比更改为 n% 的情况）。

• 引脚合计的输出电流 = $(I_{OL} \times 0.7) / (n \times 0.01)$

<计算例子> $I_{OL} = 70.0\text{mA}$ 、 $n = 80\%$

引脚合计的输出电流 = $(70.0 \times 0.7) / (80 \times 0.01) \approx 61.25\text{mA}$

各引脚的电流不会因占空比而变，而且不会流过绝对最大额定值以上的电流。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
高电平输入电压	V_{IH1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130、P137	通常输入缓冲器	$0.8V_{DD}$		V_{DD}	V
	V_{IH2}	P03、P05、P06、P16、 P17、P34、P43、P44、 P46、P47、P53、P55	TTL 输入缓冲器 $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	2.2		V_{DD}	V
			TTL 输入缓冲器 $3.3\text{V} \leq V_{DD} \leq 4.0\text{V}$	2.0		V_{DD}	V
			TTL 输入缓冲器 $1.6\text{V} \leq V_{DD} \leq 3.3\text{V}$	1.5		V_{DD}	V
	V_{IH3}	P20、P21		$0.7V_{DD}$		V_{DD}	V
	V_{IH4}	P60、P61		$0.7V_{DD}$		6.0	V
V_{IH5}	P121 ~ P124、P137、EXCLK、EXCLKS、RESET		$0.8V_{DD}$		V_{DD}	V	
低电平输入电压	V_{IL1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130、P137	通常输入缓冲器	0		$0.2V_{DD}$	V
	V_{IL2}	P03、P05、P06、P16、 P17、P34、P43、P44、 P46、P47、P53、P55	TTL 输入缓冲器 $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	0		0.8	V
			TTL 输入缓冲器 $3.3\text{V} \leq V_{DD} < 4.0\text{V}$	0		0.5	V
			TTL 输入缓冲器 $1.6\text{V} \leq V_{DD} < 3.3\text{V}$	0		0.32	V
	V_{IL3}	P20、P21		0		$0.3V_{DD}$	V
	V_{IL4}	P60、P61		0		$0.3V_{DD}$	V
V_{IL5}	P121 ~ P124、P137、EXCLK、EXCLKS、RESET		0		$0.2V_{DD}$	V	

注意 即使在 N 沟道漏极开路模式中，P00、P04 ~ P07、P16、P17、P35、P42 ~ P44、P46、P47、P53 ~ P56、P130 的 V_{IH} 最大值 (MAX.) 也为 V_{DD} 。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
高电平输出电压	V _{OH1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1} = -10.0\text{mA}$	V _{DD} -1.5		V
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1} = -3.0\text{mA}$	V _{DD} -0.7		V
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1} = -2.0\text{mA}$	V _{DD} -0.6		V
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1} = -1.5\text{mA}$	V _{DD} -0.5		V
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH1} = -1.0\text{mA}$	V _{DD} -0.5		V
	V _{OH2}	P20、P21	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OH2} = -100\mu\text{A}$	V _{DD} -0.5		V
低电平输出电压	V _{OL1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1} = 20.0\text{mA}$		1.3	V
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1} = 8.5\text{mA}$		0.7	V
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1} = 3.0\text{mA}$		0.6	V
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1} = 1.5\text{mA}$		0.4	V
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL1} = 0.6\text{mA}$		0.4	V
			$1.6\text{V} \leq V_{DD} < 1.8\text{V}$ 、 $I_{OL1} = 0.3\text{mA}$		0.4	V
	V _{OL2}	P20 和 P21	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL2} = 400\mu\text{A}$		0.4	V
	V _{OL3}	P60 和 P61	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL3} = 15.0\text{mA}$		2.0	V
			$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL3} = 5.0\text{mA}$		0.4	V
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL3} = 3.0\text{mA}$		0.4	V
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $I_{OL3} = 2.0\text{mA}$		0.4	V
			$1.6\text{V} \leq V_{DD} < 1.8\text{V}$ 、 $I_{OL3} = 1.0\text{mA}$		0.4	V

注意 在 N 沟道漏极开路模式中，P00、P04 ~ P07、P16、P17、P35、P42 ~ P44、P46、P47、P53 ~ P56、P130 不输出高电平。

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

($T_A = -40 \sim +85^\circ\text{C}$, $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$, $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位		
高电平输入漏电流	I_{LH1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130、P137	$V_I = V_{DD}$		1	μA		
	I_{LH2}	P20、P21、 $\overline{\text{RESET}}$	$V_I = V_{DD}$		1	μA		
	I_{LH3}	P121 ~ P124 (X1、X2、XT1、XT2、 EXCLK、EXCLKS)	$V_I = V_{DD}$	输入端口时 外部时钟输入时	1	μA		
				连接谐振器时	10	μA		
低电平输入漏电流	I_{LIL1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P40 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130、P137	$V_I = V_{SS}$		-1	μA		
	I_{LIL2}	P20、P21、 $\overline{\text{RESET}}$	$V_I = V_{SS}$		-1	μA		
	I_{LIL3}	P121 ~ P124 (X1、X2、XT1、XT2、 EXCLK、EXCLKS)	$V_I = V_{SS}$	输入端口时 外部时钟输入时	-1	μA		
				连接谐振器时	-10	μA		
内部上拉电阻	R_{U1}	P00 ~ P07、P10 ~ P17、 P22 ~ P27、P30 ~ P35、 P45 ~ P47、P50 ~ P57、 P70 ~ P77、P125 ~ P127、 P130	$V_I = V_{SS}$	$2.4\text{V} \leq V_{DD} < 5.5\text{V}$	10	20	100	$\text{k}\Omega$
				$1.6\text{V} \leq V_{DD} < 2.4\text{V}$	10	30	100	$\text{k}\Omega$
	R_{U2}	P40 ~ P44	$V_I = V_{SS}$	10	20	100	$\text{k}\Omega$	

备注 在没有特别指定的情况下，复用引脚的特性和端口引脚的特性相同。

32.3.2 电源电流特性

($T_A = -40 \sim +85^\circ\text{C}$, $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$, $V_{SS} = 0\text{V}$) (1/2)

项目	符号	条件		MIN.	TYP.	MAX.	单位			
电源电流 注 1	I _{DD1}	运行模式	HS (高速主) 模式 注 5	f _{IH} =24MHz 注 3	基本运行	V _{DD} =5.0V		2.1		mA
						V _{DD} =3.0V		2.1		
				通常运行	V _{DD} =5.0V		3.9	6.7	mA	
					V _{DD} =3.0V		3.9	6.7		
				f _{IH} =24MHz 注 3	基本运行	V _{DD} =5.0V		1.8		mA
						V _{DD} =3.0V		1.8		
			通常运行	V _{DD} =5.0V		3.7	6.3	mA		
				V _{DD} =3.0V		3.7	6.3			
			f _{IH} =16MHz 注 3	通常运行	V _{DD} =5.0V		2.8	4.8	mA	
					V _{DD} =3.0V		2.8	4.8		
			LS (低速主) 模式 注 5	f _{IH} =8MHz 注 3	通常运行	V _{DD} =3.0V		1.2	2.1	mA
						V _{DD} =2.0V		1.2	2.1	
		LV (低电压主) 模式 注 5	f _{IH} =4MHz 注 3	通常运行	V _{DD} =3.0V		1.3	1.9	mA	
					V _{DD} =2.0V		1.3	1.9		
		HS (高速主) 模式 注 5	f _{MX} =20MHz 注 2、 V _{DD} =5.0 V	通常运行	方波输入		3.1	5.3	mA	
					连接谐振器		3.3	5.4		
				通常运行	方波输入		3.0	5.3	mA	
					连接谐振器		3.3	5.4		
				f _{MX} =16MHz 注 2、 V _{DD} =5.0 V	通常运行	方波输入		2.6	4.5	mA
						连接谐振器		2.8	4.6	
			f _{MX} =16MHz 注 2、 V _{DD} =3.0 V	通常运行	方波输入		2.6	4.5	mA	
					连接谐振器		2.8	4.6		
			f _{MX} =10MHz 注 2、 V _{DD} =5.0 V	通常运行	方波输入		2.0	3.1	mA	
					连接谐振器		2.0	3.1		
			f _{MX} =10MHz 注 2、 V _{DD} =3.0 V	通常运行	方波输入		2.0	3.1	mA	
					连接谐振器		2.0	3.1		
		LS (低速主) 模式 注 5	f _{MX} =8MHz 注 2、 V _{DD} =3.0 V	通常运行	方波输入		1.1	2.0	mA	
					连接谐振器		1.1	2.0		
			f _{MX} =8MHz 注 2、 V _{DD} =2.0 V	通常运行	方波输入		1.1	2.0	mA	
					连接谐振器		1.1	2.0		
		副系统时钟运行	f _{SUB} =32.768kHz 注 4、 T _A = -40°C	通常运行	方波输入		4.8	6.2	μA	
					连接谐振器		5.1	6.2		
f _{SUB} =32.768kHz 注 4、 T _A = +25°C	通常运行		方波输入		4.8	7.4	μA			
			连接谐振器		5.1	7.4				
f _{SUB} =32.768kHz 注 4、 T _A = +50°C	通常运行		方波输入		4.9	9.1	μA			
			连接谐振器		5.2	9.1				
f _{SUB} =32.768kHz 注 4、 T _A = +70°C	通常运行		方波输入		5.1	10.7	μA			
			连接谐振器		5.5	10.7				
f _{SUB} =32.768kHz 注 4、 T _A = +85°C	通常运行		方波输入		6.7	14.0	μA			
			连接谐振器		7.2	14.0				

- 注
1. 这是流过 V_{DD} 的总电流，包含输入引脚固定为 V_{DD} 或者 V_{SS} 状态的输入漏电流。MAX. 值包含外围工作电流。但是，不包含流到 LCD 控制器 / 驱动器、A/D 转换器、LVD 电路、比较器、I/O 端口、内部上拉或者下拉电阻的电流。
 2. 这是高速内部振荡器和副系统时钟停止振荡的情况。
 3. 这是高速系统时钟和副系统时钟停止振荡的情况。
 4. 这是高速内部振荡器和高速系统时钟停止振荡的情况，或者是设定为超低功耗振荡（AMPHS1=1）的情况。不包含流到 LCD 控制器 / 驱动器、实时时钟 2、12 位间隔定时器、看门狗定时器的电流。
 5. 工作电压范围、CPU 工作频率和运行模式的关系如下所示：
HS（高速主）模式： $2.7V \leq V_{DD} \leq 5.5V@1MHz \sim 24MHz$
 $2.4V \leq V_{DD} \leq 5.5V@1MHz \sim 16MHz$
LS（低速主）模式： $1.8V \leq V_{DD} \leq 5.5V@1MHz \sim 8MHz$
LV（低电压主）模式： $1.6V \leq V_{DD} \leq 5.5V@1MHz \sim 4MHz$

- 备注
1. f_{MX} ：高速系统时钟频率（X1 时钟振荡频率或者外部主系统时钟频率）
 2. f_{IH} ：高速内部振荡器的时钟频率
 3. f_{SUB} ：副系统时钟频率（XT1 时钟振荡频率）
 4. “副系统时钟运行”以外的 TYP. 值的温度条件是 $T_A=25^\circ C$ 。

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{ V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$) (2/2)

项目	符号	条件		MIN.	TYP.	MAX.	单位		
电源电流 注 1	I _{DD2} 注 2	HALT 模式	HS (高速主) 模式 注 7	f _{IH} =24MHz 注 4	V _{DD} =5.0V	0.71	1.96	mA	
					V _{DD} =3.0V	0.71	1.96		
				f _{IH} =24MHz 注 4	V _{DD} =5.0V	0.49	1.65	mA	
					V _{DD} =3.0V	0.49	1.65		
				f _{IH} =16MHz 注 4	V _{DD} =5.0V	0.43	1.12	mA	
					V _{DD} =3.0V	0.43	1.12		
			LS (低速主) 模式 注 7	f _{IH} =8MHz 注 4	V _{DD} =3.0V	280	775	mA	
					V _{DD} =2.0V	280	775		
			LV (低电压主) 模式 注 7	f _{IH} =4MHz 注 4	V _{DD} =3.0V	430	705	mA	
					V _{DD} =2.0V	430	705		
			HS (高速主) 模式 注 7	f _{MX} =20MHz 注 3、 V _{DD} =5.0V	方波输入	0.31	1.43	mA	
						连接谐振器	0.48		1.43
					f _{MX} =20MHz 注 3、 V _{DD} =3.0V	方波输入	0.29	1.43	mA
							连接谐振器	0.48	
		f _{MX} =16MHz 注 3、 V _{DD} =5.0V			方波输入	0.26	0.87	mA	
						连接谐振器	0.45		1.16
		f _{MX} =16MHz 注 3、 V _{DD} =3.0V		方波输入	0.25	0.87	mA		
					连接谐振器	0.44		1.16	
		f _{MX} =10MHz 注 3、 V _{DD} =5.0V		方波输入	0.20	0.64	mA		
					连接谐振器	0.28		0.72	
		f _{MX} =10MHz 注 3、 V _{DD} =3.0V		方波输入	0.19	0.64	mA		
					连接谐振器	0.28		0.72	
		LS (低速主) 模式 注 7	f _{MX} =8MHz 注 3、 V _{DD} =3.0V	方波输入	100	565	mA		
					连接谐振器	160		565	
			f _{MX} =8MHz 注 3、 V _{DD} =2.0V	方波输入	100	565	mA		
					连接谐振器	160		565	
		副系统时钟运行	f _{SUB} =32.768kHz 注 5、 T _A =-40°C	方波输入	0.34	0.62	μA		
					连接谐振器	0.51		0.80	
f _{SUB} =32.768kHz 注 5、 T _A =+25°C	方波输入		0.38	0.62	μA				
			连接谐振器	0.57		0.80			
f _{SUB} =32.768kHz 注 5、 T _A =+50°C	方波输入		0.46	2.30	μA				
			连接谐振器	0.67		2.49			
f _{SUB} =32.768kHz 注 5、 T _A =+70°C	方波输入	0.65	4.03	μA					
		连接谐振器	0.91		4.22				
f _{SUB} =32.768kHz 注 5、 T _A =+85°C	方波输入	1.50	8.54	μA					
		连接谐振器	1.81		8.73				
I _{DD3} 注 6	STOP 模式 注 8	T _A =-40°C		0.18	0.52	μA			
		T _A =+25°C		0.24	0.52				
		T _A =+50°C		0.33	2.21				
		T _A =+70°C		0.53	3.94				
		T _A =+85°C		1.43	8.45				

- 注
1. 这是流过 V_{DD} 的总电流，包含输入引脚固定为 V_{DD} 或者 V_{SS} 状态的输入漏电流。MAX. 值包含外围工作电流。但是，不包含流到 LCD 控制器 / 驱动器、A/D 转换器、LVD 电路、比较器、I/O 端口、内部上拉或者下拉电阻的电流。
 2. 这是执行闪存的 HALT 指令的情况。
 3. 这是高速内部振荡器和副系统时钟停止振荡的情况。
 4. 这是高速系统时钟和副系统时钟停止振荡的情况。
 5. 这是高速内部振荡器和高速系统时钟停止振荡的情况，或者是 RTCLPC=1 并且设定为超低功耗振荡 (AMPHS1=1) 的情况。包含流到实时时钟 2 的电流。但是，不包含流到时钟输出 / 蜂鸣器输出、12 位间隔定时器和看门狗定时器的电流。
 6. 不包含流到实时时钟 2、时钟输出 / 蜂鸣器输出、12 位间隔定时器、看门狗定时器的电流。
 7. 工作电压范围、CPU 工作频率和运行模式的关系如下所示：
HS (高速主) 模式: $2.7V \leq V_{DD} \leq 5.5V@1MHz \sim 24MHz$
 $2.4V \leq V_{DD} \leq 5.5V@1MHz \sim 16MHz$
LS (低速主) 模式: $1.8V \leq V_{DD} \leq 5.5V@1MHz \sim 8MHz$
LV (低电压主) 模式: $1.6V \leq V_{DD} \leq 5.5V@1MHz \sim 4MHz$
 8. STOP 模式中副系统时钟运行时的电流值，请参照 HALT 模式中副系统时钟运行时的电流值。

- 备注
1. f_{MX} : 高速系统时钟频率 (X1 时钟振荡频率或者外部主系统时钟频率)
 2. f_{IH} : 高速内部振荡器的时钟频率
 3. f_{SUB} : 副系统时钟频率 (XT1 时钟振荡频率)
 4. “副系统时钟运行”和“STOP 模式”以外的 TYP. 值的温度条件是 $T_A=25^\circ C$ 。

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件			MIN.	TYP.	MAX.	单位	
低速内部振荡器工作电流	I_{FIL} 注 1					0.20		μA	
RTC2 工作电流	I_{RTC} 注 1、2、3	$f_{SUB} = 32.768\text{kHz}$				0.02		μA	
12 位间隔定时器工作电流	I_{TMKA} 注 1、2、4					0.04		μA	
看门狗定时器工作电流	I_{WDT} 注 1、2、5	$f_{IL} = 15\text{kHz}$				0.22		μA	
A/D 转换器工作电流	I_{ADC} 注 1、6	最高速转换时	标准模式、 $AV_{REFP} = V_{DD} = 5.0\text{V}$			1.3	1.7	mA	
			低电压模式、 $AV_{REFP} = V_{DD} = 3.0\text{V}$			0.5	0.7	mA	
A/D 转换器基准电压电流	I_{ADREF} 注 1					75.0		μA	
温度传感器工作电流	I_{TMPS} 注 1					75.0		μA	
LVD 工作电流	I_{LVD} 注 1、7					0.08		μA	
比较器工作电流	I_{CMP} 注 1、10	$V_{DD} = 5.0\text{V}$ 、 稳压器输出电压 $= 2.1\text{V}$	窗口模式			12.5		μA	
			比较器高速模式			6.5			
			比较器低速模式			1.7			
		$V_{DD} = 5.0\text{V}$ 、 稳压器输出电压 $= 1.8\text{V}$	窗口模式			8.0		μA	
			比较器高速模式			4.0			
			比较器低速模式			1.3			
自编程工作电流	I_{FSP} 注 1、8					2.00	12.20	mA	
SNOOZE 工作电流	I_{SNOZ} 注 1	ADC 运行	正在模式转移注 9			0.50	0.60	mA	
			正在转换、低电压模式、 $AV_{REFP} = V_{DD} = 3.0\text{V}$			1.20	1.44		
		CSI/UART 操作			0.70	0.84	mA		
LCD 工作电流	I_{LCD1} 注 1、11、12	外部电阻分压方式	$f_{LCD} = f_{SUB}$ LCD 时钟 $= 128\text{Hz}$	1/3 偏压 4 个时间片	$V_{DD} = 5.0\text{V}$ 、 $V_{L4} = 5.0\text{V}$		0.04	0.20	μA
	I_{LCD2} 注 1、11	内部升压方式	$f_{LCD} = f_{SUB}$ LCD 时钟 $= 128\text{Hz}$	1/3 偏压 4 个时间片	$V_{DD} = 3.0\text{V}$ 、 $V_{L4} = 3.0\text{V}$ ($V_{LCD} = 04\text{H}$)		0.85	2.20	μA
	$V_{DD} = 5.0\text{V}$ 、 $V_{L4} = 5.1\text{V}$ ($V_{LCD} = 12\text{H}$)					1.55	3.70		

- 注
1. 这是流过 V_{DD} 的电流。
 2. 这是高速内部振荡器和高速系统时钟停止振荡的情况。
 3. 这是只流到实时时钟 2 的电流（不包含低速内部振荡器、XT1 振荡电路的工作电流）。在运行模式或者 HALT 模式中实时时钟 2 运行的情况下，RL78 微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{RTC} 的值。另外，在选择低速内部振荡器时，必须加上 I_{FIL} 。副系统时钟运行时的 I_{DD2} 包含实时时钟 2 的工作电流。
 4. 这是只流到 12 位间隔定时器的电流（不包含低速内部振荡器、XT1 振荡电路的工作电流）。在运行模式或者 HALT 模式中 12 位间隔定时器运行的情况下，RL78 微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{TMKA} 的值。另外，在选择低速内部振荡器时，必须加上 I_{FIL} 。
 5. 这是只流到看门狗定时器的电流（包含低速内部振荡器的工作电流）。在看门狗定时器运行的情况下，RL78 微控制器的电流值为 I_{DD1} 、 I_{DD2} 或者 I_{DD3} 加上 I_{WDT} 的值。
 6. 这是只流到 A/D 转换器的电流。在运行模式或者 HALT 模式中 A/D 转换器运行的情况下，RL78 微控制器的电流值为 I_{DD1} 或者 I_{DD2} 加上 I_{ADC} 的值。
 7. 这是只流到 LVD 电路的电流。在 LVD 电路运行的情况下，RL78 微控制器的电流值为 I_{DD1} 、 I_{DD2} 或者 I_{DD3} 加上 I_{LVD} 的值。
 8. 这是自编程时流过的电流。
 9. 有关 SNOOZE 模式的转移时间，请参照“21.3.3 SNOOZE 模式”。
 10. 这是只流到比较器电路的电流。在比较器电路运行的情况下，RL78 微控制器的电流值为 I_{DD1} 、 I_{DD2} 或者 I_{DD3} 加上 I_{CMP} 的值。
 11. 这是只流到 LCD 控制器 / 驱动器的电流。在运行模式或者 HALT 模式中 LCD 控制器 / 驱动器运行的情况下，RL78 微控制器的电流值为电源电流（ I_{DD1} 或者 I_{DD2} ）加上 LCD 工作电流（ I_{LCD1} 、 I_{LCD2} 或者 I_{LCD3} ）的值。不包含流到 LCD 显示屏的电流。TYP. 值和 MAX. 值变为以下条件下的值。
 - 将 20 引脚设定为段功能并且全部亮灯
 - 选择 f_{SUB} 为系统时钟并且 LCD 时钟 =128Hz 时（LCDC0=07H）
 - 设定为 4 个时间片和 1/3 偏压
 12. 不包含流到使用外部电阻分压方式时的外部电阻的电流。

- 备注
1. f_{IL} : 低速内部振荡器时钟频率
 2. f_{SUB} : 副系统时钟频率（XT1 时钟振荡频率）
 3. f_{CLK} : CPU/ 外围硬件时钟频率
 4. TYP. 值的温度条件是 $T_A=25^{\circ}\text{C}$ 。

32.4 AC 特性

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

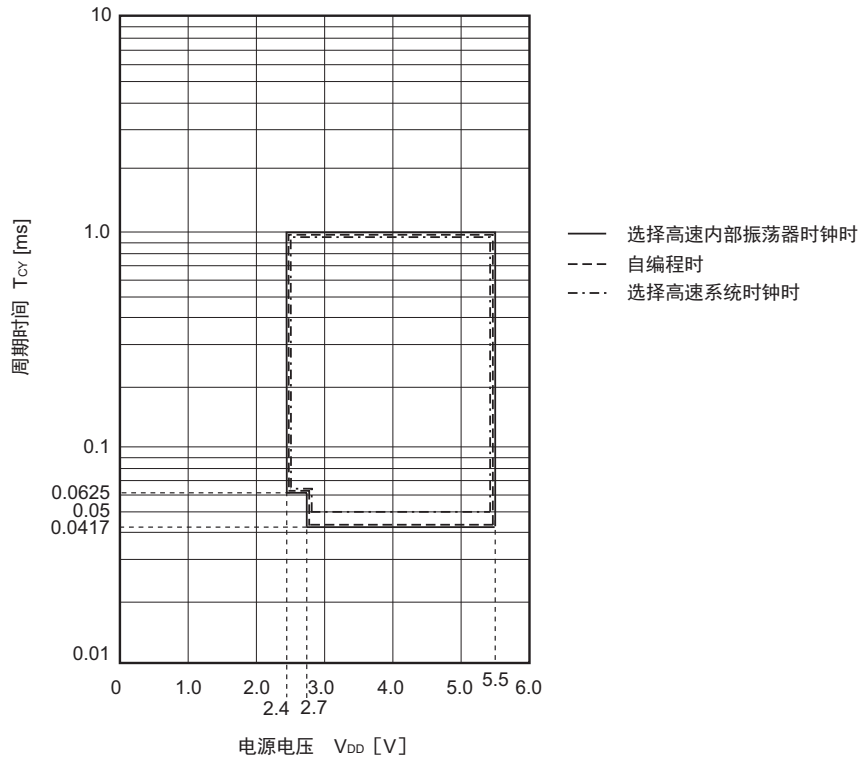
项目	符号	条件		MIN.	TYP.	MAX.	单位		
指令周期 (最短指令执行 时间)	T_{CY}	主系统时钟 (f_{MAIN}) 运行	HS (高速主) 模式	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	0.0417		1	μs	
				$2.4\text{V} \leq V_{DD} < 2.7\text{V}$	0.0625		1	μs	
			LS (低速主) 模式	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	0.125		1	μs	
			LV (低电压主) 模式	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	0.25		1	μs	
			副系统时钟 (f_{SUB}) 运行注	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	28.5	30.5	31.3	μs	
			自编程模式	HS (高速主) 模式	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	0.0417		1	μs
				$2.4\text{V} \leq V_{DD} < 2.7\text{V}$	0.0625		1	μs	
				LS (低速主) 模式	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	0.125		1	μs
	LV (低电压主) 模式	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		0.25		1	μs		
外部系统时钟频率	f_{EX}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		1.0		20.0	MHz		
		$2.4\text{V} \leq V_{DD} < 2.7\text{V}$		1.0		16.0	MHz		
		$1.8\text{V} \leq V_{DD} < 2.4\text{V}$		1.0		8.0	MHz		
		$1.6\text{V} \leq V_{DD} < 1.8\text{V}$		1.0		4.0	MHz		
	f_{EXS}			32		35	kHz		
外部系统时钟输入 高电平 / 低电平宽度	t_{EXH} 、 t_{EXL}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		24			ns		
		$2.4\text{V} \leq V_{DD} < 2.7\text{V}$		30			ns		
		$1.8\text{V} \leq V_{DD} < 2.4\text{V}$		60			ns		
		$1.6\text{V} \leq V_{DD} < 1.8\text{V}$		120			ns		
	t_{EXHS} 、 t_{EXLS}			13.7			μs		
TI00 ~ TI07 输入 高电平 / 低电平宽度	t_{TIH} 、 t_{TIL}			$1/f_{MCK} + 10$			ns		
TO00 ~ TO07 输出 频率	f_{TO}	HS (高速主) 模式	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$			12	MHz		
			$2.7\text{V} \leq V_{DD} < 4.0\text{V}$			8	MHz		
			$2.4\text{V} \leq V_{DD} < 2.7\text{V}$			4	MHz		
		LV (低电压主) 模式	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$			2	MHz		
		LS (低速主) 模式	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$			4	MHz		
PCLBUZ0、 PCLBUZ1 输出频率	f_{PCL}	HS (高速主) 模式	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$			16	MHz		
			$2.7\text{V} \leq V_{DD} < 4.0\text{V}$			8	MHz		
			$2.4\text{V} \leq V_{DD} < 2.7\text{V}$			4	MHz		
		LV (低电压主) 模式	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$			4	MHz		
			$1.6\text{V} \leq V_{DD} < 1.8\text{V}$			2	MHz		
		LS (低速主) 模式	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$			4	MHz		
中断输入高电平 / 低电平宽度	t_{INTH} 、 t_{INTL}	INTP0 ~ INTP7	$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	1			μs		
		RESET 低电平宽度	t_{RSL}		10		μs		

注 在 LV (低电压主) 模式中的 $1.6\text{V} \leq V_{DD} < 1.8\text{V}$ 时，副系统时钟不可运行。

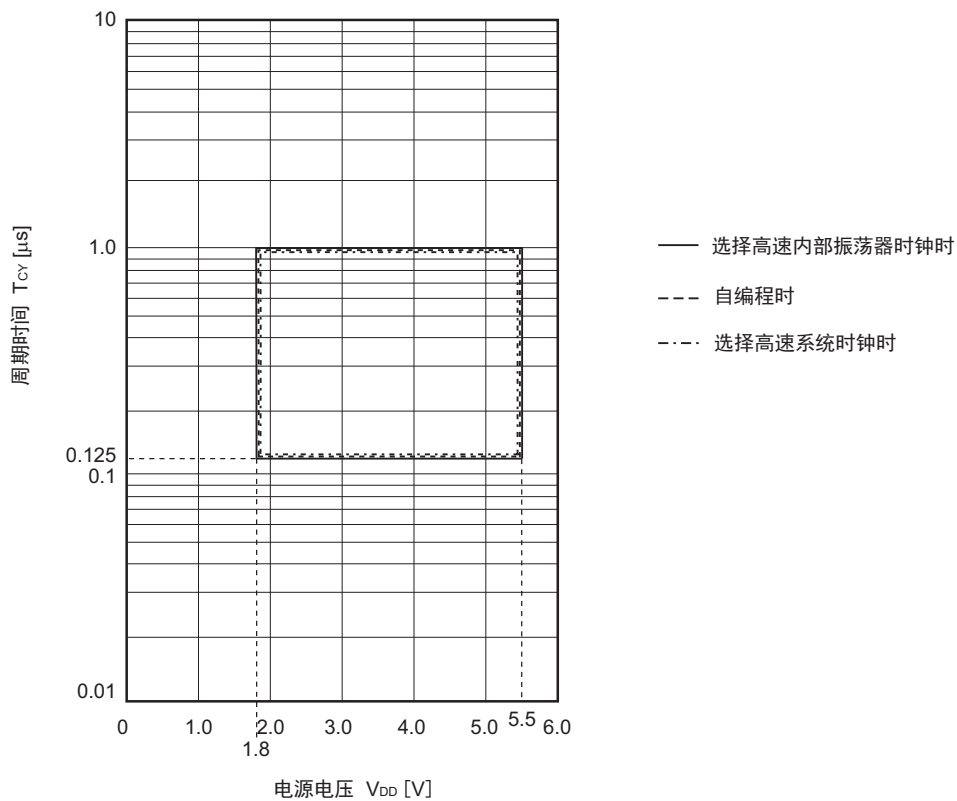
备注 f_{MCK} : 定时器阵列单元的运行时钟频率
(这是定时器模式寄存器 m_n (TMR m_n) 的 CKS m_n0 位和 CKS m_n1 位设定的运行时钟。m: 单元号 (m=0)
n: 通道号 (n=0 ~ 7))

主系统时钟运行时的最短指令执行时间

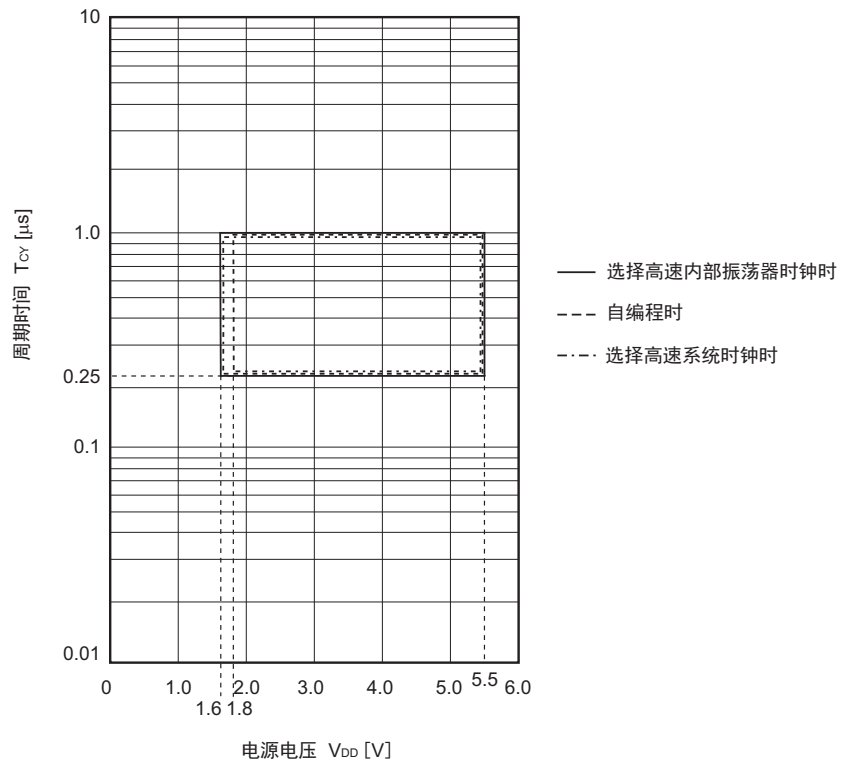
T_{CY} vs V_{DD} (HS (高速主) 模式)



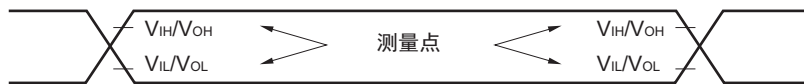
T_{CY} vs V_{DD} (LS (低速主) 模式)



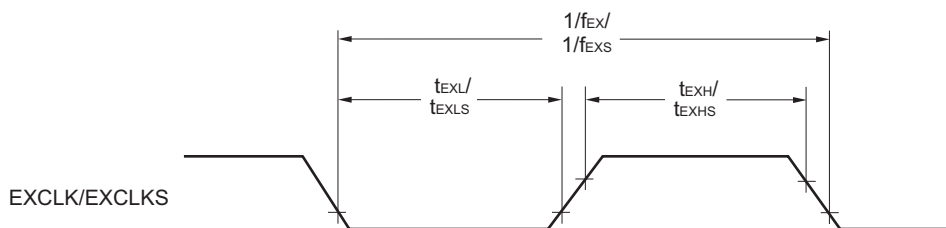
T_{CY} vs V_{DD} (LV (低电压主) 模式)



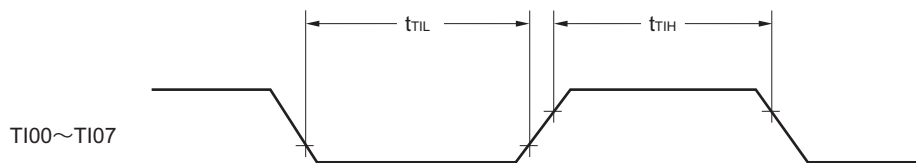
AC 时序测量点



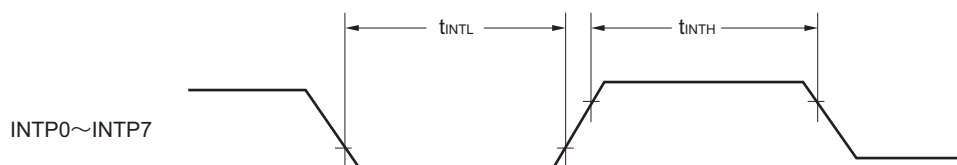
外部系统时钟时序



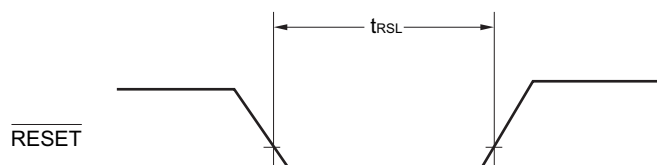
TI/TO 时序



中断请求的输入时序



$\overline{\text{RESET}}$ 输入时序



32.5 外围功能特性

AC 时序测量点



32.5.1 串行阵列单元

(1) 同电位的通信 (UART 模式)

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS}=0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
传送速率 注 1		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$		$f_{MCK}/6$		$f_{MCK}/6$		$f_{MCK}/6$	bps
		最大传送速率的理论值 $f_{MCK}=f_{CLK}$ 注 2		4.0		1.3		0.6	Mbps
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		—		$f_{MCK}/6$		$f_{MCK}/6$	bps
		最大传送速率的理论值 $f_{MCK}=f_{CLK}$ 注 2		—		1.3		0.6	Mbps
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$		—		—		$f_{MCK}/6$	bps
		最大传送速率的理论值 $f_{MCK}=f_{CLK}$ 注 2		—		—		0.6	Mbps

注 1. SNOOZE 模式中的传送速率只有 4800bps。

2. CPU/ 外围硬件时钟 (f_{CLK}) 的最大工作频率如下所示。

HS (高速主) 模式: 24MHz ($2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$)

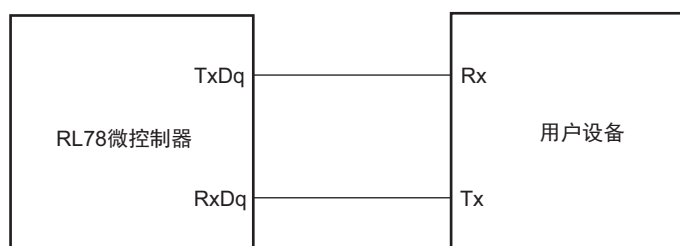
16MHz ($2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$)

LS (低速主) 模式: 8MHz ($1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$)

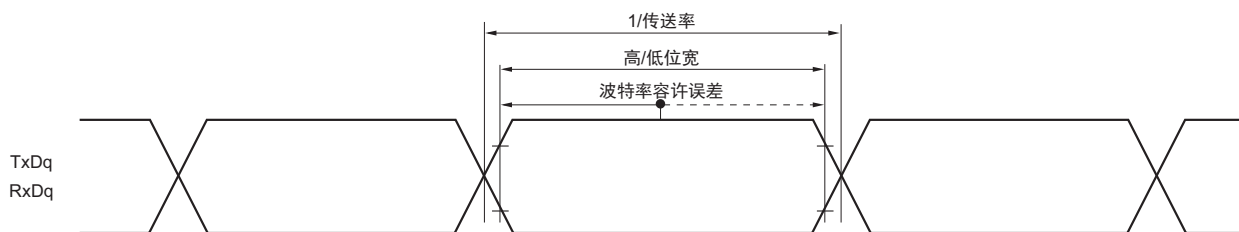
LV (低电压主) 模式: 4MHz ($1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$)

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 RxDq 引脚选择为通常输入缓冲器并且将 TxDq 引脚选择为通常输出模式。

UART 模式连接图 (同电位的通信)



UART 模式的位宽（同电位的通信）（参考）



备注 1. q: UART 号 (q=0 ~ 3) g: PIM、POM 号 (g=0、1、3)

2. f_{MCK} : 串行阵列单元的运行时钟频率

(这是串行模式寄存器mn (SMRmn) 的CKSmn位设定的运行时钟。m: 单元号、n: 通道号 (mn=00~03、10~13))

(2) 同电位的通信 (CSI 模式) (主控模式、SCKp... 内部时钟输出)

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期时间	t_{KCY1}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	167 注 1		500 注 1		1000 注 1		ns
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	250 注 1		500 注 1		1000 注 1		ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—		500 注 1		1000 注 1		ns
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—		—		1000 注 1		ns
SCKp 高 / 低电平宽度	t_{KH1} 、 t_{KL1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	$t_{KCY1}/2-12$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
		$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$t_{KCY1}/2-18$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	$t_{KCY1}/2-38$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—		—		$t_{KCY1}/2-100$		ns
Slp 准备时间 (对 SCKp \uparrow) 注 2	t_{SIK1}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	44		110		110		ns
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	75		110		110		ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—		110		110		ns
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—		—		220		ns
Slp 保持时间 (对 SCKp \uparrow) 注 2	t_{KSI1}	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	19		19		19		ns
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—		19		19		ns
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—		—		19		ns
SCKp \downarrow →SOp 输出延迟时间注 3	t_{KSO1}	C=30pF 注 4	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$		25		25		ns
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		—		25		ns
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$		—		—		25

- 注 1. 并且设定为 $CSI00 \geq 2/f_{CLK}$ 。
2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时，为“对 SCKp \downarrow ”。
3. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时，为“对 SCKp \uparrow ”。
4. C 是 SCKp、SO_p 输出线的负载电容。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 Slp 引脚选择为通常输入缓冲器并且将 SO_p 引脚和 SCKp 引脚选择为通常输出模式。

- 备注 1. p: CSI 号 (p=00) m: 单元号 (m=0) n: 通道号 (n=0) g: PIM、POM 号 (g=0、1)
2. f_{MCK} : 串行阵列单元的运行时钟频率
(这是串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00))

(3) 同电位的通信 (CSI 模式) (从属模式、SCKp... 外部时钟输入)

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

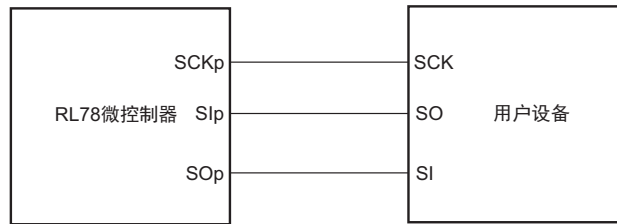
项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期 时间注 4	t_{KCY2}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	$f_{MCK} > 20\text{MHz}$	$8/f_{MCK}$	—	—	—	—	ns
			$f_{MCK} \leq 20\text{MHz}$	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	ns	
		$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$f_{MCK} > 16\text{MHz}$	$8/f_{MCK}$	—	—	—	ns	
			$f_{MCK} \leq 16\text{MHz}$	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	ns	
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	$6/f_{MCK}$ 并且 500	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	ns	
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	ns	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	$6/f_{MCK}$	$6/f_{MCK}$	$6/f_{MCK}$	ns	
SCKp 高/低电平 宽度	t_{KH2} 、 t_{KL2}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$	$t_{KCY2}/2-7$	$t_{KCY2}/2-7$	$t_{KCY2}/2-7$	$t_{KCY2}/2-7$	ns		
		$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$t_{KCY2}/2-8$	$t_{KCY2}/2-8$	$t_{KCY2}/2-8$	$t_{KCY2}/2-8$	ns		
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	$t_{KCY2}/2-18$	$t_{KCY2}/2-18$	$t_{KCY2}/2-18$	$t_{KCY2}/2-18$	ns		
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	$t_{KCY2}/2-18$	$t_{KCY2}/2-18$	$t_{KCY2}/2-18$	ns		
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	$t_{KCY2}/2-66$	$t_{KCY2}/2-66$	ns		
Slp 准备时间 (对 SCKp \uparrow) 注 1	t_{SIK2}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$1/f_{MCK}+20$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	ns		
		$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	ns		
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	$1/f_{MCK}+30$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	ns		
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	$1/f_{MCK}+40$	$1/f_{MCK}+40$	ns		
Slp 保持时间 (对 SCKp \uparrow) 注 1	t_{KSI2}	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	ns		
		$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	$1/f_{MCK}+31$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	ns		
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	$1/f_{MCK}+250$	$1/f_{MCK}+250$	ns		
SCKp \downarrow →SOp 输出延迟时间 注 2	t_{KSO2}	$C=30\text{pF}$ 注 3	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	$2/f_{MCK}+44$	$2/f_{MCK}+110$	$2/f_{MCK}+110$	$2/f_{MCK}+110$	ns	
			$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	$2/f_{MCK}+75$	$2/f_{MCK}+110$	$2/f_{MCK}+110$	$2/f_{MCK}+110$	ns	
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	$2/f_{MCK}+110$	$2/f_{MCK}+110$	$2/f_{MCK}+110$	ns	
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	$2/f_{MCK}+220$	$2/f_{MCK}+220$	ns	

- 注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时，为“对 SCKp \downarrow ”。
2. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时，为“对 SCKp \uparrow ”。
3. C 是 SOp 输出线的负载电容。
4. SNOOZE 模式中的传送速率为 MAX.1Mbps。

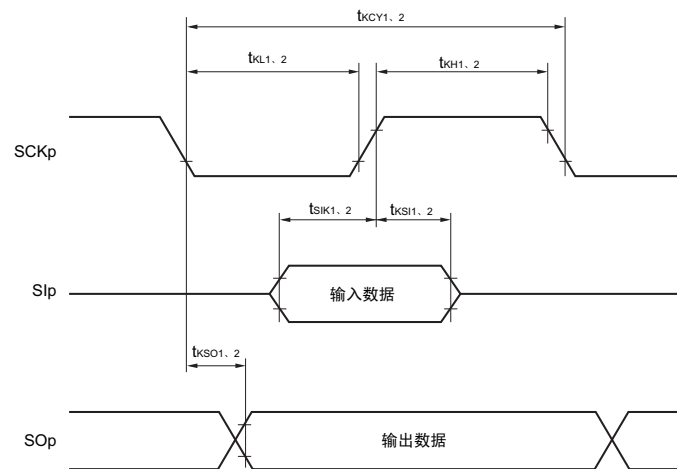
注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 Slp 引脚和 SCKp 引脚选择为通常输入缓冲器并且将 SOp 引脚选择为通常输出模式。

- 备注 1. p: CSI 号 (p=00) m: 单元号 (m=0) n: 通道号 (n=0) g: PIM、POM 号 (g=0、1)
2. f_{MCK} : 串行阵列单元的运行时钟频率
(这是串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00))

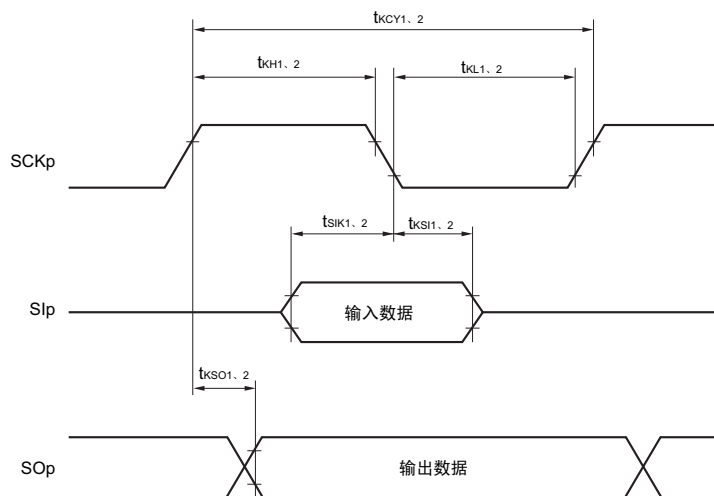
CSI 模式连接图（同电位的通信）



CSI 模式串行传送时序（同电位的通信）
 （DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 时）



CSI 模式串行传送时序（同电位的通信）
 （DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时）



备注 1. p: CSI 编 (p=00)
 2. m: 单元号、n: 通道号 (mn=00)

(4) 同电位的通信（简易 I²C 模式）

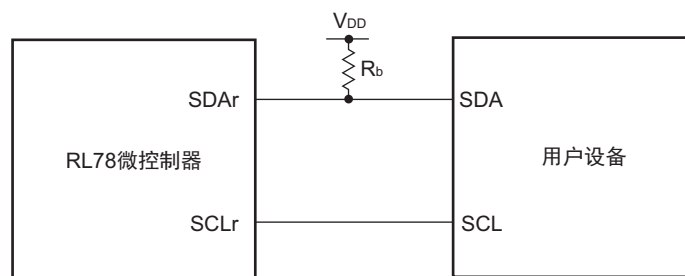
(T_A=−40 ~ +85°C、1.6V ≤ V_{DD} ≤ 5.5V、V_{SS}=0V)

项目	符号	条件	HS（高速主） 模式		LS（低速主） 模式		LV（低电压主） 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLr 时钟频率	f _{SCL}	2.7V ≤ V _{DD} ≤ 5.5V、 C _b =50pF、R _b =2.7kΩ		1000 注 1		400 注 1		400 注 1	kHz
		1.8V(2.4V 注 3) ≤ V _{DD} ≤ 5.5V、 C _b =100pF、R _b =3kΩ		400 注 1		400 注 1		400 注 1	kHz
		1.8V(2.4V 注 3) ≤ V _{DD} < 2.7V、 C _b =100pF、R _b =5kΩ		300 注 1		300 注 1		300 注 1	kHz
		1.6V ≤ V _{DD} < 1.8V、 C _b =100pF、R _b =5kΩ		—		—		250 注 1	kHz
SCLr="L" 的 保持时间	t _{LOW}	2.7V ≤ V _{DD} ≤ 5.5V、 C _b =50pF、R _b =2.7kΩ	475		1150		1150		ns
		1.8V(2.4V 注 3) ≤ V _{DD} ≤ 5.5V、 C _b =100pF、R _b =3kΩ	1150		1150		1150		ns
		1.8V(2.4V 注 3) ≤ V _{DD} < 2.7V、 C _b =100pF、R _b =5kΩ	1550		1550		1550		ns
		1.6V ≤ V _{DD} < 1.8V、 C _b =100pF、R _b =5kΩ	—		—		1850		ns
SCLr="H" 的 保持时间	t _{HIGH}	2.7V ≤ V _{DD} ≤ 5.5V、 C _b =50pF、R _b =2.7kΩ	475		1150		1150		ns
		1.8V(2.4V 注 3) ≤ V _{DD} ≤ 5.5V、 C _b =100pF、R _b =3kΩ	1150		1150		1150		ns
		1.8V(2.4V 注 3) ≤ V _{DD} < 2.7V、 C _b =100pF、R _b =5kΩ	1550		1550		1550		ns
		1.6V ≤ V _{DD} < 1.8V、 C _b =100pF、R _b =5kΩ	—		—		1850		ns
数据准备时间 (接收时)	t _{SU} : DAT	2.7V ≤ V _{DD} ≤ 5.5V、 C _b =50pF、R _b =2.7kΩ	1/f _{MCK} +85 注 2		1/f _{MCK} +145 注 2		1/f _{MCK} +145 注 2		ns
		1.8V(2.4V 注 3) ≤ V _{DD} ≤ 5.5V、 C _b =100pF、R _b =3kΩ	1/f _{MCK} +145 注 2		1/f _{MCK} +145 注 2		1/f _{MCK} +145 注 2		ns
		1.8V(2.4V 注 3) ≤ V _{DD} < 2.7V、 C _b =100pF、R _b =5kΩ	1/f _{MCK} +230 注 2		1/f _{MCK} +230 注 2		1/f _{MCK} +230 注 2		ns
		1.6V ≤ V _{DD} < 1.8V、 C _b =100pF、R _b =5kΩ	—		—		1/f _{MCK} +290 注 2		ns
数据保持时间 (发送时)	t _{HD} : DAT	2.7V ≤ V _{DD} ≤ 5.5V、 C _b =50pF、R _b =2.7kΩ	0	305	0	305	0	305	ns
		1.8V(2.4V 注 3) ≤ V _{DD} ≤ 5.5V、 C _b =100pF、R _b =3kΩ	0	355	0	355	0	355	ns
		1.8V(2.4V 注 3) ≤ V _{DD} < 2.7V、 C _b =100pF、R _b =5kΩ	0	405	0	405	0	405	ns
		1.6V ≤ V _{DD} < 1.8V、 C _b =100pF、R _b =5kΩ	—	—	—	—	0	405	ns

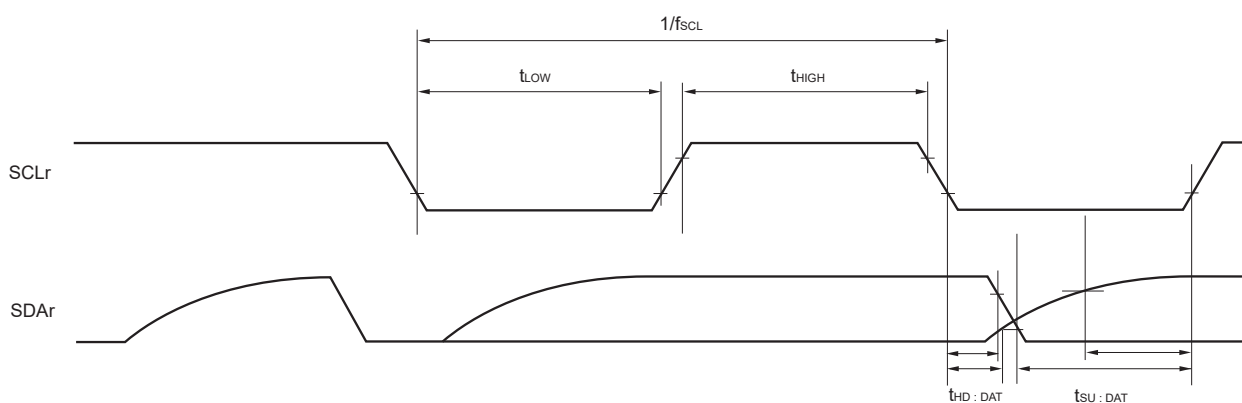
- 注 1. 并且必须设定为 " ≤ f_{MCK}/4 "。
 2. f_{MCK} 的设定值不能超过 SCLr="L" 和 SCLr="H" 的保持时间的值。
 3. 这是 HS（高速主）模式时的条件。

注意 通过端口输入模式寄存器 g（PIMg）和端口输出模式寄存器 g（POMg），将 SDAr 引脚选择为通常输入缓冲器和 N 沟道漏极开路输出（V_{DD} 耐压）模式，并且将 SCLr 引脚选择为通常输出模式。

简易 I²C 模式的连接图（同电位的通信）



简易 I²C 模式的串行传送时序（同电位的通信）



- 备注 1. R_b[Ω]: 通信线 (SDAr) 的上拉电阻值 C_b[F]: 通信线 (SCLr、SDAr) 的负载电容值
2. r: IIC 号 (r=00、10) g: PIM 号、POM 号 (g=0、1)
3. f_{MCK}: 串行阵列单元的运行时钟频率
(这是 SMR_{mn} 寄存器的 CKS_{mn} 位设定的运行时钟。m: 单元号 (m=0) n: 通道号 (n=0、2) mn=00、02)

(5) 不同电位 (1.8V、2.5V、3V) 的通信 (UART 模式) (1/2)

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
传送速率	接收	4.0V \leq $V_{DD} \leq$ 5.5V、 2.7V \leq $V_b \leq$ 4.0V		$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1	bps
		最大传送速率的理论值 $f_{MCK} = f_{CLK}$ 注3		4.0		1.3		0.6	Mbps
		2.7V \leq $V_{DD} <$ 4.0V、 2.3V \leq $V_b \leq$ 2.7V		$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1		$f_{MCK}/6$ 注1	bps
		最大传送速率的理论值 $f_{MCK} = f_{CLK}$ 注3		4.0		1.3		0.6	Mbps
		1.8V(2.4V 注4) \leq $V_{DD} <$ 3.3V、 1.6V \leq $V_b \leq$ 2.0V		$f_{MCK}/6$ 注1、2		$f_{MCK}/6$ 注1、2		$f_{MCK}/6$ 注1、2	bps
		最大传送速率的理论值 $f_{MCK} = f_{CLK}$ 注3		4.0		1.3		0.6	Mbps

- 注 1. SNOOZE 模式中的传送速率只有 4800bps。
 2. 必须在 $V_{DD} \geq V_b$ 的情况下使用。
 3. CPU/ 外围硬件时钟 (f_{CLK}) 的最大工作频率如下所示。
 HS (高速主) 模式: 24MHz ($2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$)
 16MHz ($2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$)
 LS (低速主) 模式: 8MHz ($1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$)
 LV (低电压主) 模式: 4MHz ($1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$)
 4. 这是 HS (高速主) 模式时的条件。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 RxDq 引脚选择为 TTL 输入缓冲器并且将 TxDq 引脚选择为 N 沟道漏极开路输出 (V_{DD} 耐压) 模式。另外，有关 V_{IH} 、 V_{IL} ，请参照选择 TTL 输入缓冲器时的 DC 特性。

备注 1. V_b [V]: 通信线的电压

2. q: UART 号 (q=0 ~ 3) g: PIM、POM 号 (g=0、1、3)

3. f_{MCK} : 串行阵列单元的运行时钟频率

(这是串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00 ~ 03、10 ~ 13))

(5) 不同电位 (1.8V、2.5V、3V) 的通信 (UART 模式) (2/2)

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
传送速率	发送	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $2.7\text{V} \leq V_b \leq 4.0\text{V}$		注 1		注 1		注 1	bps
		最大传送速率的理论值 $C_b = 50\text{pF}$ 、 $R_b = 1.4\text{k}\Omega$ 、 $V_b = 2.7\text{V}$		2.8 注 2		2.8 注 2		2.8 注 2	Mbps
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ 、 $2.3\text{V} \leq V_b \leq 2.7\text{V}$		注 3		注 3		注 3	bps
		最大传送速率的理论值 $C_b = 50\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$ 、 $V_b = 2.3\text{V}$		1.2 注 4		1.2 注 4		1.2 注 4	Mbps
		$1.8\text{V} (2.4 \text{ 注 8}) \leq V_{DD} < 3.3\text{V}$ 、 $1.6\text{V} \leq V_b \leq 2.0\text{V}$		注 5、6		注 5、6		注 5、6	bps
		最大传送速率的理论值 $C_b = 50\text{pF}$ 、 $R_b = 5.5\text{k}\Omega$ 、 $V_b = 1.6\text{V}$		0.43 注 7		0.43 注 7		0.43 注 7	Mbps

注 1. $f_{MCK}/6$ 和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。

$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $2.7\text{V} \leq V_b \leq 4.0\text{V}$ 时的传送速率计算式：

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{2.2}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{2.2}{V_b})\}}{(\frac{1}{\text{传送速率}}) \times \text{传送位数}} \times 100 \text{ [%]}$$

※ 此值为发送方和接收方的相对误差的理论值。

2. 作为例子，此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率，必须根据注 1 进行计算。

3. $f_{MCK}/6$ 和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。

$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ 、 $2.3\text{V} \leq V_b \leq 2.7\text{V}$ 时的传送速率计算式：

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{2.0}{V_b})\} \times 3} \text{ [bps]}$$

$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{2.0}{V_b})\}}{(\frac{1}{\text{传送速率}}) \times \text{传送位数}} \times 100 \text{ [%]}$$

※ 此值为发送方和接收方的相对误差的理论值。

4. 作为例子，此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率，必须根据注 3 进行计算。

5. 必须在 $V_{DD} \geq V_b$ 的情况下使用。

注 6. $f_{MCK}/6$ 和用以下计算式算出的最大传送速率中的较小的值为有效的最大传送速率。
 $1.8V(2.4V \text{注} 8) \leq V_{DD} < 3.3V$ 、 $1.6V \leq V_b \leq 2.0V$ 时的传送速率计算式：

$$\text{最大传送速率} = \frac{1}{\{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\} \times 3} \text{ [bps]}$$

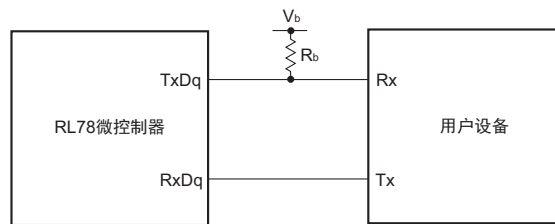
$$\text{波特率容许误差 (理论值)} = \frac{\frac{1}{\text{传送速率} \times 2} - \{-C_b \times R_b \times \ln(1 - \frac{1.5}{V_b})\}}{(\frac{1}{\text{传送速率}}) \times \text{传送位数}} \times 100 \text{ [%]}$$

※ 此值为发送方和接收方的相对误差的理论值。

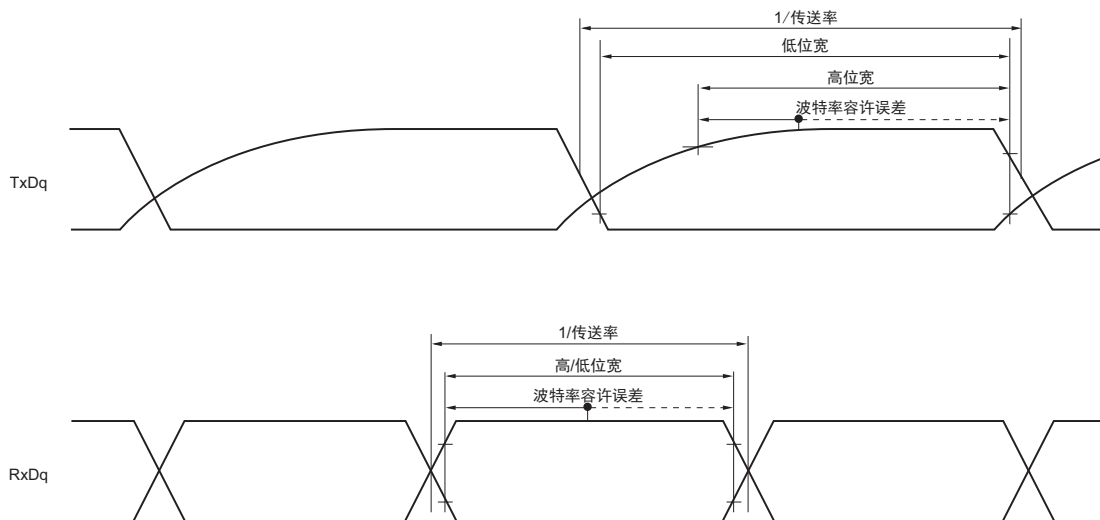
- 7. 作为例子，此值是满足条件栏中条件的计算值。有关用户条件下的最大传送速率，必须根据注 6 进行计算。
- 8. 这是 HS（高速主）模式时的条件。

注意 通过端口输入模式寄存器 g（PIMg）和端口输出模式寄存器 g（POMg），将 RxDq 引脚选择为 TTL 输入缓冲器并且将 TxDq 引脚选择为 N 沟道漏极开路输出（ V_{DD} 耐压）模式。另外，有关 V_{IH} 、 V_{IL} ，请参照选择 TTL 输入缓冲器时的 DC 特性。

UART 模式的连接图（不同电位的通信）



UART 模式的位宽（不同电位的通信）（参考）



备注 1. $R_b[\Omega]$: 通信线（TxDq）的上拉电阻值 $C_b[F]$: 通信线（TxDq）的负载电容值 $V_b[V]$: 通信线的电压
 2. q: UART 号 (q=0 ~ 3) g: PIM、POM 号 (g=0、1、3)
 3. f_{MCK} : 串行阵列单元的运行时钟频率
 （这是串行模式寄存器 mn（SMRmn）的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00 ~ 03、10 ~ 13)）

(6) 不同电位 (2.5V、3V) 的通信 (CSI 模式) (主控模式、SCKp... 内部时钟输出、只对应 CSI00)

($T_A = -40 \sim +85^\circ\text{C}$, $2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$, $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期时间	t_{KCY1}	$t_{KCY1} \geq 2/f_{CLK}$ $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$	200		1150		1150		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$	300		1150		1150		ns
SCKp 高电平宽度	t_{KH1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$	$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$	$t_{KCY1}/2-120$		$t_{KCY1}/2-120$		$t_{KCY1}/2-120$		ns
SCKp 低电平宽度	t_{KL1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$	$t_{KCY1}/2-7$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$	$t_{KCY1}/2-10$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
Slp 准备时间 (对 SCKp \uparrow) 注 1	t_{SIK1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$	58		479		479		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$	121		479		479		ns
Slp 保持时间 (对 SCKp \uparrow) 注 1	t_{KS11}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$	10		10		10		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$	10		10		10		ns
SCKp \downarrow →SOp 输出延迟时间注 1	t_{KSO1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$		60		60		60	ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$		130		130		130	ns
Slp 准备时间 (对 SCKp \downarrow) 注 2	t_{SIK1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$	23		110		110		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$	33		110		110		ns
Slp 保持时间 (对 SCKp \downarrow) 注 2	t_{KS11}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$	10		10		10		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$	10		10		10		ns
SCKp \uparrow →SOp 输出延迟时间注 2	t_{KSO1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b=20\text{pF}$, $R_b=1.4\text{k}\Omega$		10		10		10	ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b=20\text{pF}$, $R_b=2.7\text{k}\Omega$		10		10		10	ns

注 1. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。
2. 这是 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 Slp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为 N 沟道漏极开路输出 (V_{DD} 耐压) 模式。有关 V_{IH} 、 V_{IL} ，请参照选择 TTL 输入缓冲器时的 DC 特性。

备注 1. $R_b[\Omega]$: 通信线 (SCKp、SOp) 的上拉电阻值 $C_b[\text{F}]$: 通信线 (SCKp、SOp) 的负载电容值 $V_b[\text{V}]$: 通信线的电压
2. p: CSI 号 (p=00) m: 单元号 (m=0) n: 通道号 (n=0) g: PIM、POM 号 (g=0、1)
3. f_{MCK} : 串行阵列单元的运行时钟频率
(这是串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00))
4. 此值只对应不使用 CSI00 的外围 I/O 重定向功能的情况。

(7) 不同电位 (1.8V、2.5V、3 V) 的通信 (CSI 模式) (主控模式、SCKp... 内部时钟输出) (1/2)

($T_A = -40 \sim +85^\circ\text{C}$, $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$, $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期时间	t_{KCY1}	$t_{KCY1} \geq 4/f_{CLK}$ $4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$, $R_b = 1.4\text{k}\Omega$	300		1150		1150		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$, $R_b = 2.7\text{k}\Omega$	500		1150		1150		ns
		$1.8\text{V}(2.4\text{V注}1) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 1.8\text{V注}2$ $C_b = 30\text{pF}$, $R_b = 5.5\text{k}\Omega$	1150		1150		1150		ns
SCKp 高电平宽度	t_{KH1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$, $R_b = 1.4\text{k}\Omega$	$t_{KCY1}/2-75$		$t_{KCY1}/2-75$		$t_{KCY1}/2-75$		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$, $R_b = 2.7\text{k}\Omega$	$t_{KCY1}/2-170$		$t_{KCY1}/2-170$		$t_{KCY1}/2-170$		ns
		$1.8\text{V}(2.4\text{V注}1) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 2.0\text{V注}2$ $C_b = 30\text{pF}$, $R_b = 5.5\text{k}\Omega$	$t_{KCY1}/2-458$		$t_{KCY1}/2-458$		$t_{KCY1}/2-458$		ns
SCKp 低电平宽度	t_{KL1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$, $R_b = 1.4\text{k}\Omega$	$t_{KCY1}/2-12$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$, $R_b = 2.7\text{k}\Omega$	$t_{KCY1}/2-18$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
		$1.8\text{V}(2.4\text{V注}1) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 2.0\text{V注}2$ $C_b = 30\text{pF}$, $R_b = 5.5\text{k}\Omega$	$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		$t_{KCY1}/2-50$		ns
Slp 准备时间 (对 SCKp \uparrow) 注3	t_{SIK1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$, $R_b = 1.4\text{k}\Omega$	81		479		479		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$, $R_b = 2.7\text{k}\Omega$	177		479		479		ns
		$1.8\text{V}(2.4\text{V注}1) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 2.0\text{V注}2$ $C_b = 30\text{pF}$, $R_b = 5.5\text{k}\Omega$	479		479		479		ns
Slp 保持时间 (对 SCKp \uparrow) 注3	t_{KSI1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$, $R_b = 1.4\text{k}\Omega$	19		19		19		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$, $R_b = 2.7\text{k}\Omega$	19		19		19		ns
		$1.8\text{V}(2.4\text{V注}1) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 2.0\text{V注}2$ $C_b = 30\text{pF}$, $R_b = 5.5\text{k}\Omega$	19		19		19		ns
SCKp \downarrow →SOp 输出延迟时间注3	t_{KSO1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$, $R_b = 1.4\text{k}\Omega$		100		100		100	ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$, $R_b = 2.7\text{k}\Omega$		195		195		195	ns
		$1.8\text{V}(2.4\text{V注}1) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 2.0\text{V注}2$ $C_b = 30\text{pF}$, $R_b = 5.5\text{k}\Omega$		483		483		483	ns

(7) 不同电位 (1.8V、2.5V、3V) 的通信 (CSI 模式) (主控模式、SCKp... 内部时钟输出) (2/2)

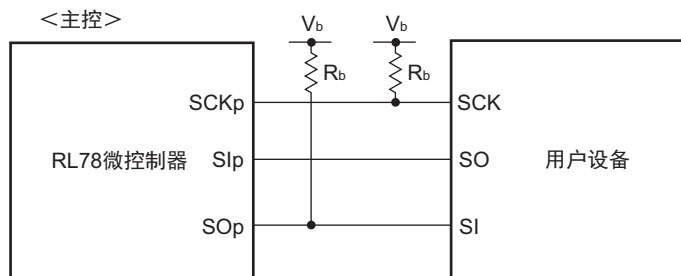
($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
Slp 准备时间 (对 SCKp↓) 注 4	t_{SIK1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$ 、 $R_b = 1.4\text{k}\Omega$	44		110		110		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$	44		110		110		ns
		$1.8\text{V}(2.4\text{V 注 1}) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 2.0\text{V 注 2}$ $C_b = 30\text{pF}$ 、 $R_b = 5.5\text{k}\Omega$	110		110		110		ns
Slp 保持时间 (对 SCKp↓) 注 4	t_{KS11}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$ 、 $R_b = 1.4\text{k}\Omega$	19		19		19		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$	19		19		19		ns
		$1.8\text{V}(2.4\text{V 注 1}) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 2.0\text{V 注 2}$ $C_b = 30\text{pF}$ 、 $R_b = 5.5\text{k}\Omega$	19		19		19		ns
SCKp↑→SOp 输出延迟时间注 4	t_{kSO1}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ $2.7\text{V} \leq V_b \leq 4.0\text{V}$ $C_b = 30\text{pF}$ 、 $R_b = 1.4\text{k}\Omega$		25		25		25	ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ $2.3\text{V} \leq V_b \leq 2.7\text{V}$ $C_b = 30\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$		25		25		25	ns
		$1.8\text{V}(2.4\text{V 注 1}) \leq V_{DD} < 3.3\text{V}$ $1.6\text{V} \leq V_b \leq 2.0\text{V 注 2}$ $C_b = 30\text{pF}$ 、 $R_b = 5.5\text{k}\Omega$		25		25		25	ns

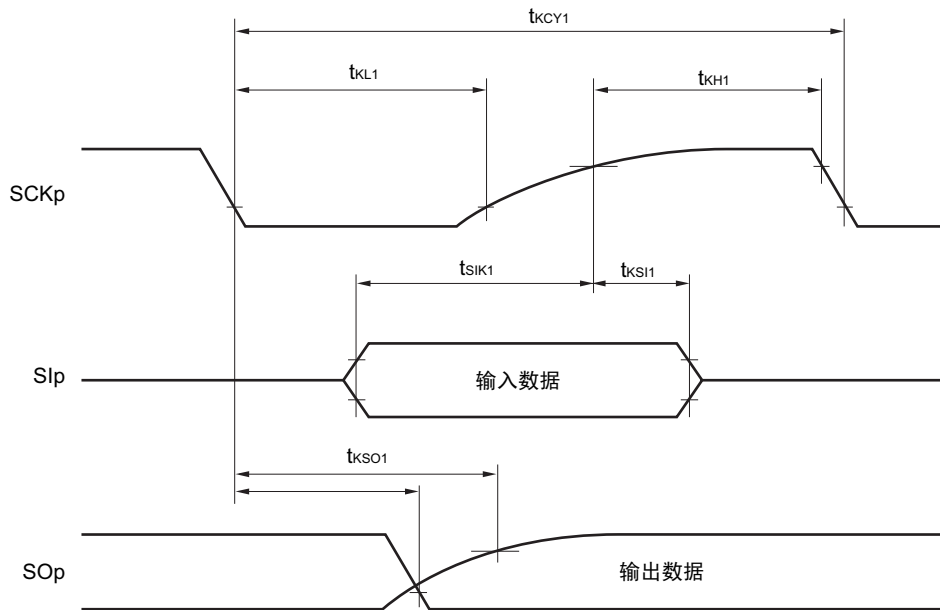
- 注 1. 这是 HS (高速主) 模式时的条件。
 2. 必须在 $V_{DD} \geq V_b$ 的情况下使用。
 3. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。
 4. 这是 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 Slp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚和 SCKp 引脚选择为 N 沟道漏极开路输出 (V_{DD} 耐压) 模式。有关 V_{IH} 、 V_{IL} ，请参照选择 TTL 输入缓冲器时的 DC 特性。

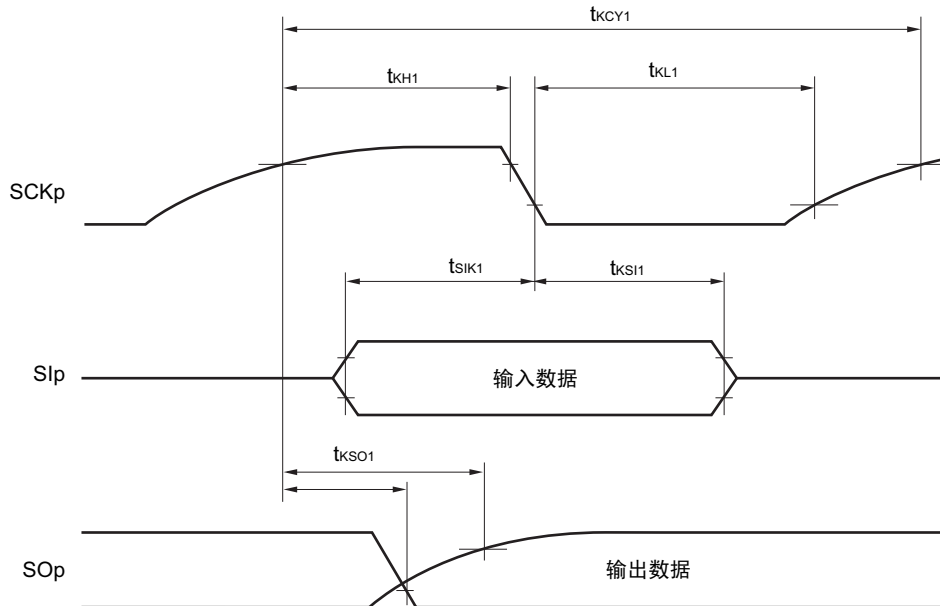
CSI 模式的连接图 (不同电位的通信)



CSI模式的串行传送时序：主控模式（不同电位的通信）
 （DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况）



CSI模式的串行传送时序：主控模式（不同电位的通信）
 （DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况）



- 备注 1. $R_b[\Omega]$: 通信线 (SCKp、SOp) 的上拉电阻值 $C_b[F]$: 通信线 (SCKp、SOp) 的负载电容值 $V_b[V]$: 通信线的电压
2. p: CSI 号 (p=00) m: 单元号 n: 通道号 (mn=00) g: PIM、POM 号 (g=0、1)
3. f_{MCK} : 串行阵列单元的运行时钟频率
 (这是串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00))

(8) 不同电位 (1.8 V、2.5 V、3 V) 的通信 (CSI 模式) (从属模式、SCKp... 外部时钟输入)

($T_A = -40 \sim +85^\circ\text{C}$, $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$, $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCKp 周期 时间注 1	t_{KCY2}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$	$20\text{MHz} < f_{MCK}$	$12/f_{MCK}$	—	—	—	ns	
			$8\text{MHz} < f_{MCK} \leq 20\text{MHz}$	$10/f_{MCK}$	—	—	ns		
			$4\text{MHz} < f_{MCK} \leq 8\text{MHz}$	$8/f_{MCK}$	$16/f_{MCK}$	—	ns		
			$f_{MCK} \leq 4\text{MHz}$	$6/f_{MCK}$	$10/f_{MCK}$	$10/f_{MCK}$	ns		
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$	$20\text{MHz} < f_{MCK}$	$16/f_{MCK}$	—	—	ns		
			$16\text{MHz} < f_{MCK} \leq 20\text{MHz}$	$14/f_{MCK}$	—	—	ns		
			$8\text{MHz} < f_{MCK} \leq 16\text{MHz}$	$12/f_{MCK}$	—	—	ns		
			$4\text{MHz} < f_{MCK} \leq 8\text{MHz}$	$8/f_{MCK}$	$16/f_{MCK}$	—	ns		
		$1.8\text{V}(2.4\text{V注2}) \leq V_{DD} < 3.3\text{V}$, $1.6\text{V} \leq V_b \leq 2.0\text{V}$ 注 3	$20\text{MHz} < f_{MCK}$	$36/f_{MCK}$	—	—	ns		
			$16\text{MHz} < f_{MCK} \leq 20\text{MHz}$	$32/f_{MCK}$	—	—	ns		
			$8\text{MHz} < f_{MCK} \leq 16\text{MHz}$	$26/f_{MCK}$	—	—	ns		
			$4\text{MHz} < f_{MCK} \leq 8\text{MHz}$	$16/f_{MCK}$	$16/f_{MCK}$	—	ns		
		$f_{MCK} \leq 4\text{MHz}$	$10/f_{MCK}$	$10/f_{MCK}$	$10/f_{MCK}$	ns			
SCKp 高 / 低 电平宽度	t_{KH2} 、 t_{KL2}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$	$t_{KCY2}/2-12$	$t_{KCY2}/2-50$	$t_{KCY2}/2-50$	ns			
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$	$t_{KCY2}/2-18$	$t_{KCY2}/2-50$	$t_{KCY2}/2-50$	ns			
		$1.8\text{V}(2.4\text{V注2}) \leq V_{DD} < 3.3\text{V}$, $1.6\text{V} \leq V_b \leq 2.0\text{V}$ 注 3	$t_{KCY2}/2-50$	$t_{KCY2}/2-50$	$t_{KCY2}/2-50$	ns			
Slp 准备时间 (对 SCKp↑) 注 4	t_{SIK2}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$	$1/f_{MCK}+20$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	ns			
		$2.7\text{V} \leq V_{DD} \leq 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$	$1/f_{MCK}+20$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	ns			
		$1.8\text{V}(2.4\text{V注2}) \leq V_{DD} < 3.3\text{V}$, $1.6\text{V} \leq V_b \leq 2.0\text{V}$ 注 3	$1/f_{MCK}+30$	$1/f_{MCK}+30$	$1/f_{MCK}+30$	ns			
Slp 保持时间 (对 SCKp↑) 注 4	t_{SIK2}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	ns			
		$2.7\text{V} \leq V_{DD} \leq 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	ns			
		$1.8\text{V}(2.4\text{V注2}) \leq V_{DD} < 3.3\text{V}$, $1.6\text{V} \leq V_b \leq 2.0\text{V}$ 注 3	$1/f_{MCK}+31$	$1/f_{MCK}+31$	$1/f_{MCK}+31$	ns			
SCKp↓→SOp 输出延迟时间 注 5	t_{KS02}	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$, $2.7\text{V} \leq V_b \leq 4.0\text{V}$, $C_b=30\text{pF}$, $R_b=1.4\text{k}\Omega$	$2/f_{MCK}+120$	$2/f_{MCK}+573$	$2/f_{MCK}+573$	ns			
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$, $2.3\text{V} \leq V_b \leq 2.7\text{V}$, $C_b=30\text{pF}$, $R_b=2.7\text{k}\Omega$	$2/f_{MCK}+214$	$2/f_{MCK}+573$	$2/f_{MCK}+573$	ns			
		$1.8\text{V}(2.4\text{V注2}) \leq V_{DD} < 3.3\text{V}$, $1.6\text{V} \leq V_b \leq 2.0\text{V}$ 注 3 $C_b=30\text{pF}$, $R_b=5.5\text{k}\Omega$	$2/f_{MCK}+573$	$2/f_{MCK}+573$	$2/f_{MCK}+573$	ns			

注 1. SNOOZE 模式中的传送速率为 MAX.1Mbps。

2. 这是 HS (高速主) 模式时的条件。

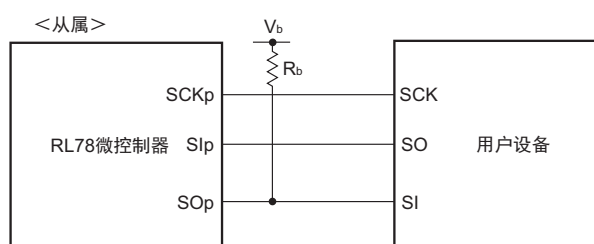
3. 必须在 $V_{DD} \geq V_b$ 的情况下使用。

4. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时，为“对 SCKp↓”。

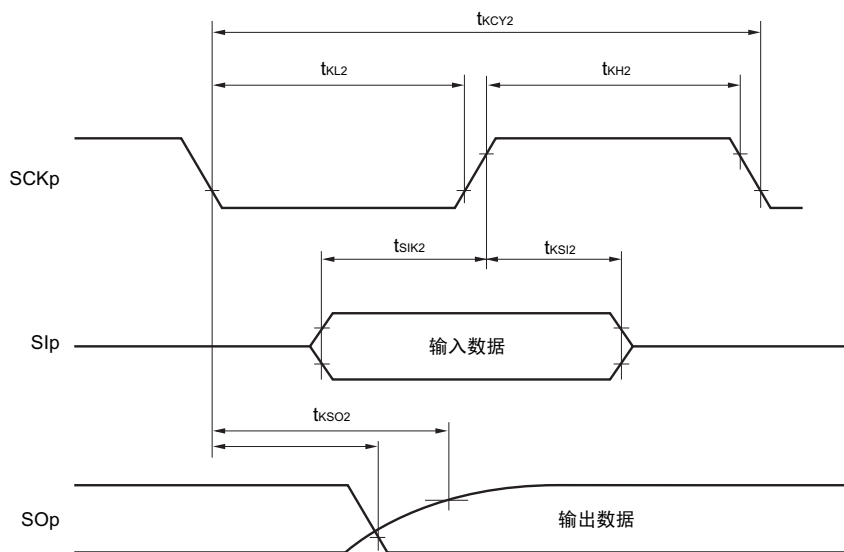
5. 这是 DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况。在 DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 时，为“对 SCKp↑”。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 Slp 引脚和 SCKp 引脚选择为 TTL 输入缓冲器并且将 SOp 引脚选择为 N 沟道漏极开路输出 (V_{DD} 耐压) 模式。有关 V_{IH} 、 V_{IL} ，请参照选择 TTL 输入缓冲器时的 DC 特性。

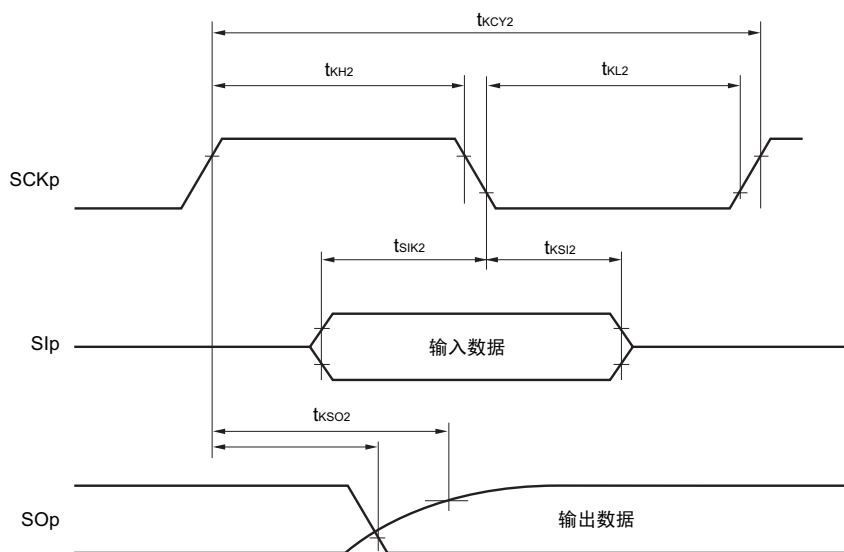
CSI 模式的连接图 (不同电位的通信)



CSI模式的串行传送时序：从属模式（不同电位的通信）
(DAPmn=0、CKPmn=0 或者 DAPmn=1、CKPmn=1 的情况)



CSI模式的串行传送时序：从属模式（不同电位的通信）
(DAPmn=0、CKPmn=1 或者 DAPmn=1、CKPmn=0 的情况)



- 备注 1. $R_b[\Omega]$: 通信线 (SO_p) 的上拉电阻值 $C_b[F]$: 通信线 (SO_p) 的负载电容值 $V_b[V]$: 通信线的电压
 2. p: CSI 号 (p=00)、m: 单元号、n: 通道号 (mn=00)、g: PIM、POM 号 (g=0、1)
 3. f_{MCK} : 串行阵列单元的运行时钟频率
 (这是串行模式寄存器 mn (SMRmn) 的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00))

(9) 不同电位 (1.8V、2.5V、3V) 的通信 (简易 I²C 模式) (1/2)

(T_A=-40 ~ +85°C、1.8V ≤ V_{DD} ≤ 5.5V、V_{SS}=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLr 时钟频率	f _{SCL}	4.0V ≤ V _{DD} ≤ 5.5V、 2.7V ≤ V _b ≤ 4.0V、 C _b =50pF、R _b =2.7kΩ		1000 注1		300 注1		300 注1	kHz
		2.7V ≤ V _{DD} < 4.0V、 2.3V ≤ V _b ≤ 2.7V、 C _b =50pF、R _b =2.7kΩ		1000 注1		300 注1		300 注1	kHz
		4.0V ≤ V _{DD} ≤ 5.5V、 2.7V ≤ V _b ≤ 4.0V、 C _b =100pF、R _b =2.8kΩ		400 注1		300 注1		300 注1	kHz
		2.7V ≤ V _{DD} < 4.0V、 2.3V ≤ V _b ≤ 2.7V、 C _b =100pF、R _b =2.7kΩ		400 注1		300 注1		300 注1	kHz
		1.8V(2.4V 注2) ≤ V _{DD} < 3.3V、 1.6V ≤ V _b ≤ 2.0V 注3、 C _b =100pF、R _b =5.5kΩ		300 注1		300 注1		300 注1	kHz
SCLr="L" 的保持时间	t _{LOW}	4.0V ≤ V _{DD} ≤ 5.5V、 2.7V ≤ V _b ≤ 4.0V、 C _b =50pF、R _b =2.7kΩ	475		1550		1550		ns
		2.7V ≤ V _{DD} < 4.0V、 2.3V ≤ V _b ≤ 2.7V、 C _b =50pF、R _b =2.7kΩ	475		1550		1550		ns
		4.0V ≤ V _{DD} ≤ 5.5V、 2.7V ≤ V _b ≤ 4.0V、 C _b =100pF、R _b =2.8kΩ	1150		1550		1550		ns
		2.7V ≤ V _{DD} < 4.0V、 2.3V ≤ V _b ≤ 2.7V、 C _b =100pF、R _b =2.7kΩ	1150		1550		1550		ns
		1.8V(2.4V 注2) ≤ V _{DD} < 3.3V、 1.6V ≤ V _b ≤ 2.0V 注3、 C _b =100pF、R _b =5.5kΩ	1550		1550		1550		ns
SCLr="H" 的保持时间	t _{HIGH}	4.0V ≤ V _{DD} ≤ 5.5V、 2.7V ≤ V _b ≤ 4.0V、 C _b =50pF、R _b =2.7kΩ	245		610		610		ns
		2.7V ≤ V _{DD} < 4.0V、 2.3V ≤ V _b ≤ 2.7V、 C _b =50pF、R _b =2.7kΩ	200		610		610		ns
		4.0V ≤ V _{DD} ≤ 5.5V、 2.7V ≤ V _b ≤ 4.0V、 C _b =100pF、R _b =2.8kΩ	675		610		610		ns
		2.7V ≤ V _{DD} < 4.0V、 2.3V ≤ V _b ≤ 2.7V、 C _b =100pF、R _b =2.7kΩ	600		610		610		ns
		1.8V(2.4V 注2) ≤ V _{DD} < 3.3V、 1.6V ≤ V _b ≤ 2.0V 注3、 C _b =100pF、R _b =5.5kΩ	610		610		610		ns

(9) 不同电位 (1.8V、2.5V、3V) 的通信 (简易 I²C 模式) (2/2)

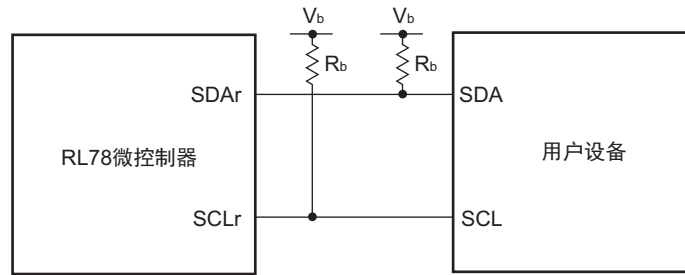
($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
数据准备时间 (接收时)	$t_{\text{SU: DAT}}$	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $2.7\text{V} \leq V_b \leq 4.0\text{V}$ 、 $C_b = 50\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$	$1/f_{\text{MCK}}$ +135 注 4		$1/f_{\text{MCK}}$ +190 注 4		$1/f_{\text{MCK}}$ +190 注 4		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ 、 $2.3\text{V} \leq V_b \leq 2.7\text{V}$ 、 $C_b = 50\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$	$1/f_{\text{MCK}}$ +135 注 4		$1/f_{\text{MCK}}$ +190 注 4		$1/f_{\text{MCK}}$ +190 注 4		ns
		$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $2.7\text{V} \leq V_b \leq 4.0\text{V}$ 、 $C_b = 100\text{pF}$ 、 $R_b = 2.8\text{k}\Omega$	$1/f_{\text{MCK}}$ +190 注 4		$1/f_{\text{MCK}}$ +190 注 4		$1/f_{\text{MCK}}$ +190 注 4		ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ 、 $2.3\text{V} \leq V_b \leq 2.7\text{V}$ 、 $C_b = 100\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$	$1/f_{\text{MCK}}$ +190 注 4		$1/f_{\text{MCK}}$ +190 注 4		$1/f_{\text{MCK}}$ +190 注 4		ns
		$1.8\text{V}(2.4\text{V 注 2}) \leq V_{DD} < 3.3\text{V}$ 、 $1.6\text{V} \leq V_b \leq 2.0\text{V 注 3}$ 、 $C_b = 100\text{pF}$ 、 $R_b = 5.5\text{k}\Omega$	$1/f_{\text{MCK}}$ +190 注 4		$1/f_{\text{MCK}}$ +190 注 4		$1/f_{\text{MCK}}$ +190 注 4		ns
数据保持时间 (发送时)	$t_{\text{HD: DAT}}$	$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $2.7\text{V} \leq V_b \leq 4.0\text{V}$ 、 $C_b = 50\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$	0	305	0	305	0	305	ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ 、 $2.3\text{V} \leq V_b \leq 2.7\text{V}$ 、 $C_b = 50\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$	0	305	0	305	0	305	ns
		$4.0\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $2.7\text{V} \leq V_b \leq 4.0\text{V}$ 、 $C_b = 100\text{pF}$ 、 $R_b = 2.8\text{k}\Omega$	0	355	0	355	0	355	ns
		$2.7\text{V} \leq V_{DD} < 4.0\text{V}$ 、 $2.3\text{V} \leq V_b \leq 2.7\text{V}$ 、 $C_b = 100\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$	0	355	0	355	0	355	ns
		$1.8\text{V}(2.4\text{V 注 2}) \leq V_{DD} < 3.3\text{V}$ 、 $1.6\text{V} \leq V_b \leq 2.0\text{V 注 3}$ 、 $C_b = 100\text{pF}$ 、 $R_b = 5.5\text{k}\Omega$	0	405	0	405	0	405	ns

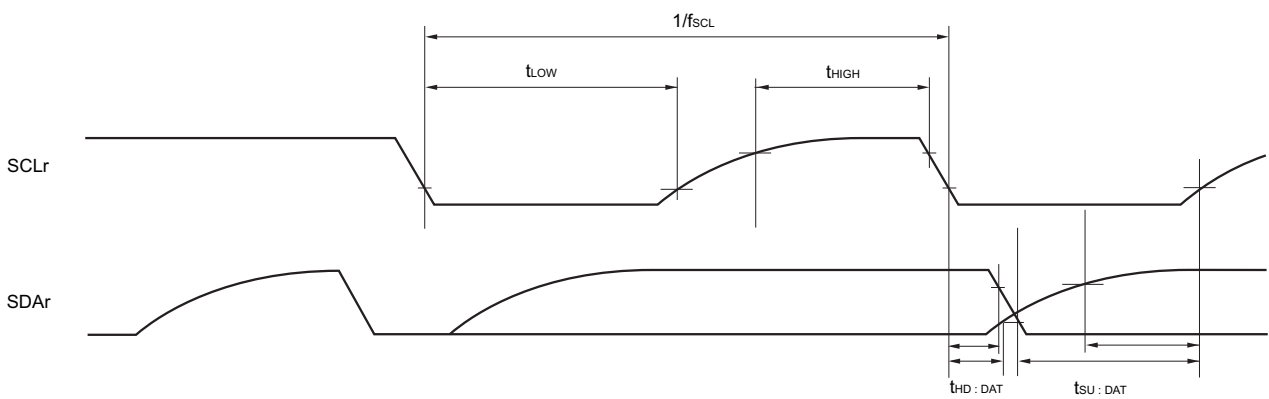
- 注 1. 并且必须设定为 " $\leq f_{\text{MCK}}/4$ "。
2. 这是 HS (高速主) 模式时的条件。
2. 必须在 $V_{DD} \geq V_b$ 的情况下使用。
3. f_{MCK} 的设定值不能超过 $\text{SCLr}=\text{"L"}$ 和 $\text{SCLr}=\text{"H"}$ 的保持时间。

注意 通过端口输入模式寄存器 g (PIMg) 和端口输出模式寄存器 g (POMg)，将 SDAr 引脚选择为 TTL 输入缓冲器和 N 沟道漏极开路输出 (V_{DD} 耐压) 模式，并且将 SCLr 引脚选择为 N 沟道漏极开路输出 (V_{DD} 耐压) 模式。有关 V_{IH} 、 V_{IL} ，请参照选择 TTL 输入缓冲器时的 DC 特性。

简易 I²C 模式连接图（不同电位的通信）



简易 I²C 模式串行传送时序（不同电位的通信）



- 备注 1. $R_b[\Omega]$: 通信线 (SDAr、SCLr) 的上拉电阻值 $C_b[F]$: 通信线 (SDAr、SCLr) 的负载电容值 $V_b[V]$: 通信线的电压
 2. r: IIC 号 (r=00、10) g: PIM、POM 号 (g=0、1)
 3. f_{MCK} : 串行阵列单元的运行时钟频率
 (这是 SMRmn 寄存器的 CKSmn 位设定的运行时钟。m: 单元号、n: 通道号 (mn=00、02))

32.5.2 串行接口 IICA

(1) I²C 标准模式

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位	
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
SCLA0 时钟频率	f_{SCL}	标准模式: $f_{\text{CLK}} \geq 1\text{MHz}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	0	100	0	100	0	100	kHz
			$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	0	100	0	100	0	100	kHz
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	0	100	kHz
重新开始条件的准备时间	$t_{\text{SU: STA}}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	4.7	—	4.7	—	4.7	—	μs	
		$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	4.7	—	4.7	—	4.7	—	μs	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	4.7	—	μs	
保持时间注 ¹	$t_{\text{HD: STA}}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	4.0	—	4.0	—	4.0	—	μs	
		$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	4.0	—	4.0	—	4.0	—	μs	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	4.0	—	μs	
SCLA0="L" 的保持时间	t_{LOW}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	4.7	—	4.7	—	4.7	—	μs	
		$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	4.7	—	4.7	—	4.7	—	μs	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	4.7	—	μs	
SCLA0="H" 的保持时间	t_{HIGH}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	4.0	—	4.0	—	4.0	—	μs	
		$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	4.0	—	4.0	—	4.0	—	μs	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	4.0	—	μs	
数据准备时间 (接收时)	$t_{\text{SU: DAT}}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	250	—	250	—	250	—	ns	
		$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	250	—	250	—	250	—	ns	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	250	—	ns	
数据保持时间 (发送时)注 ²	$t_{\text{HD: DAT}}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	0	3.45	0	3.45	0	3.45	μs	
		$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	0	3.45	0	3.45	0	3.45	μs	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	0	3.45	μs	
停止条件的准备时间	$t_{\text{SU: STO}}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	4.0	—	4.0	—	4.0	—	μs	
		$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	4.0	—	4.0	—	4.0	—	μs	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	4.0	—	μs	
总线空闲时间	t_{BUF}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	4.7	—	4.7	—	4.7	—	μs	
		$1.8\text{V}(2.4\text{V注}^3) \leq V_{DD} \leq 5.5\text{V}$	4.7	—	4.7	—	4.7	—	μs	
		$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	—	—	—	—	4.7	—	μs	

- 注 1. 在开始条件和重新开始条件的情况下，在此期间之后生成第一个时钟脉冲。
 2. $t_{\text{HD: DAT}}$ 的最大值 (MAX.) 是通常传送时的数值，在进行应答 ACK (应答) 时需要等待。
 3. 这是 HS (高速主) 模式时的条件。

注意 在外围 I/O 重定向寄存器 (PIOR) 的 bit2 (PIOR2) 为 "1" 时，也适用上述值。但是，引脚特性 (I_{OH1} 、 I_{OL1} 、 V_{OH1} 、 V_{OL1}) 必须满足重定向目标的值。

备注 各模式的 C_b (通信线电容) 的 MAX. 值和此时的 R_b (通信线的上拉电阻值) 的值如下所示。
 标准模式: $C_b = 400\text{pF}$ 、 $R_b = 2.7\text{k}\Omega$

(2) I²C 快速模式

(T_A=−40 ~ +85°C、1.6V ≤ V_{DD} ≤ 5.5V、V_{SS}=0V)

项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位	
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.		
SCLA0 时钟频率	f _{SCL}	快速模式: f _{CLK} ≥ 3.5MHz	2.7V ≤ V _{DD} ≤ 5.5V	0	400	0	400	0	400	kHz
			1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	0	400	0	400	0	400	kHz
重新开始条件的准备时间	t _{SU: STA}	2.7V ≤ V _{DD} ≤ 5.5V	0.6		0.6	400	0.6		μs	
		1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	0.6		0.6		0.6		μs	
保持时间注1	t _{HD: STA}	2.7V ≤ V _{DD} ≤ 5.5V	0.6		0.6		0.6		μs	
		1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	0.6		0.6		0.6		μs	
SCLA0="L" 的保持时间	t _{LOW}	2.7V ≤ V _{DD} ≤ 5.5V	1.3		1.3		1.3		μs	
		1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	1.3		1.3		1.3		μs	
SCLA0="H" 的保持时间	t _{HIGH}	2.7V ≤ V _{DD} ≤ 5.5V	0.6		0.6		0.6		μs	
		1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	0.6		0.6		0.6		μs	
数据准备时间 (接收时)	t _{SU: DAT}	2.7V ≤ V _{DD} ≤ 5.5V	100		100		100		ns	
		1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	100		100		100		ns	
数据保持时间 (发送时)注2	t _{HD: DAT}	2.7V ≤ V _{DD} ≤ 5.5V	0	0.9	0	0.9	0	0.9	μs	
		1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	0	0.9	0	0.9	0	0.9	μs	
停止条件的准备时间	t _{SU: STO}	2.7V ≤ V _{DD} ≤ 5.5V	0.6		0.6		0.6		μs	
		1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	0.6		0.6		0.6		μs	
总线空闲时间	t _{BUF}	2.7V ≤ V _{DD} ≤ 5.5V	1.3		1.3		1.3		μs	
		1.8V(2.4V注3) ≤ V _{DD} ≤ 5.5V	1.3		1.3		1.3		μs	

- 注 1. 在开始条件和重新开始条件的情况下，在此期间之后生成第一个时钟脉冲。
2. t_{HD: DAT} 的最大值 (MAX.) 是通常传送时的数值，在进行应答 ACK (应答) 时需要等待。
3. 这是 HS (高速主) 模式时的条件。

注意 在外围 I/O 重定向寄存器 (PIOR) 的 bit2 (PIOR2) 为 "1" 时，也适用上述值。但是，引脚特性 (I_{OH1}、I_{OL1}、V_{OH1}、V_{OL1}) 必须满足重定向目标的值。

备注 各模式的 C_b (通信线电容) 的 MAX. 值和此时的 R_b (通信线的上拉电阻值) 的值如下所示。
快速模式: C_b=320pF、R_b=1.1kΩ

(3) I²C 增强型快速模式

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

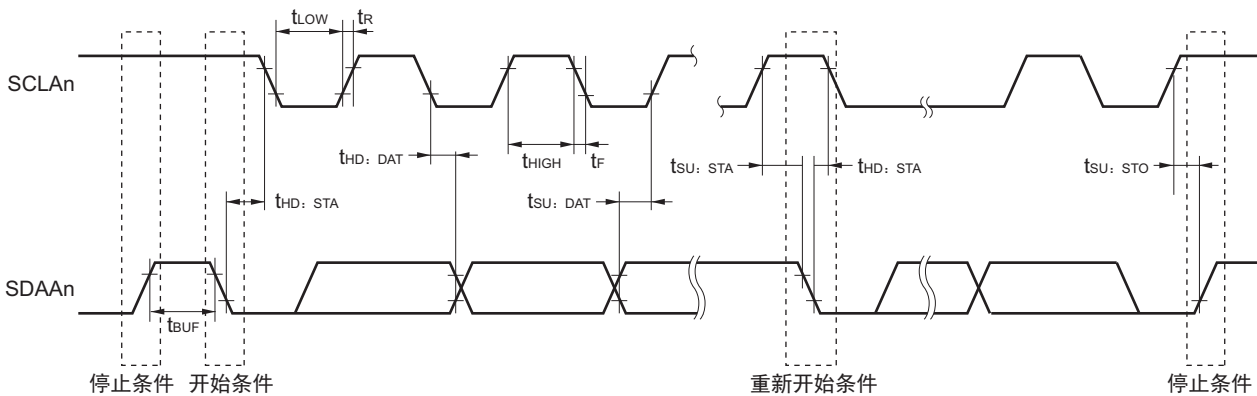
项目	符号	条件	HS (高速主) 模式		LS (低速主) 模式		LV (低电压主) 模式		单位
			MIN.	MAX.	MIN.	MAX.	MIN.	MAX.	
SCLA0 时钟频率	f_{SCL}	增强型快速模式: $f_{CLK} \geq 10\text{MHz}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	0	1000	—	—	—	kHz
重新开始条件的准备时间	$t_{SU: STA}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		0.26		—	—		μs
保持时间注 1	$t_{HD: STA}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		0.26		—	—		μs
SCLA0="L" 的保持时间	t_{LOW}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		0.5		—	—		μs
SCLA0="H" 的保持时间	t_{HIGH}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		0.26		—	—		μs
数据准备时间 (接收时)	$t_{SU: DAT}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		50		—	—		ns
数据保持时间 (发送时) 注 2	$t_{HD: DAT}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		0	0.45	—	—		μs
停止条件的准备时间	$t_{SU: STO}$	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		0.26		—	—		μs
总线空闲时间	t_{BUF}	$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$		0.5		—	—		μs

注 1. 在开始条件和重新开始条件的情况下，在此期间之后生成第一个时钟脉冲。
2. $t_{HD: DAT}$ 的最大值 (MAX.) 是通常传送时的数值，在进行应答 ACK (应答) 时需要等待。

注意 在外围 I/O 重定向寄存器 (PIOR) 的 bit2 (PIOR2) 为 "1" 时，也适用上述值。但是，引脚特性 (I_{OH1} 、 I_{OL1} 、 V_{OH1} 、 V_{OL1}) 必须满足重定向目标的值。

备注 各模式的 C_b (通信线电容) 的 MAX. 值和此时的 R_b (通信线的上拉电阻值) 的值如下所示。
增强型模式: $C_b = 120\text{pF}$ 、 $R_b = 1.1\text{k}\Omega$

I²C 串行传送时序



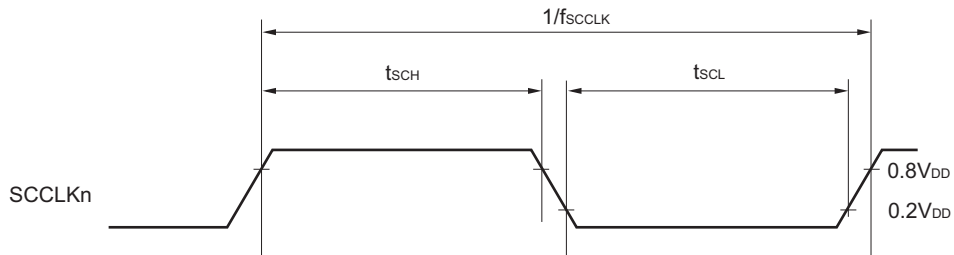
32.5.3 智能卡接口 (SMCI)

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{ V} \leq V_{DD} \leq 5.5\text{ V}$ 、 $V_{SS} = 0\text{ V}$)

参数	符号	条件	增强快速模式		单位
			最小值	最大值	
SCCLKn 时钟频率	f_{SCCLK}	$2.7\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	符合 ISO/IEC7816-3 标准	6	MHz
		$2.4\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		4	
		$1.8\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		2	
		$1.6\text{ V} \leq V_{DD} \leq 5.5\text{ V}$		1	
SCCLKn 高电平 / 低电平宽度	t_{SCH} 、 t_{SCL}	$4.0\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	$1/(f_{\text{SCCLK}} \times 2) - 12$		ns
		$2.7\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	$1/(f_{\text{SCCLK}} \times 2) - 18$		
		$2.4\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	$1/(f_{\text{SCCLK}} \times 2) - 38$		
		$1.8\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	$1/(f_{\text{SCCLK}} \times 2) - 50$		
		$1.6\text{ V} \leq V_{DD} \leq 5.5\text{ V}$	$1/(f_{\text{SCCLK}} \times 2) - 100$		

备注 n: 通道号 (n = 0, 1)

SMCI 时序



32.6 模拟特性

32.6.1 A/D 转换器特性

A/D 转换器特性的区分

输入通道	基准电压	基准电压 (+) =AV _{REFP} 基准电压 (-) =AV _{REFM}	基准电压 (+) =V _{DD} 基准电压 (-) =V _{SS}	基准电压 (+) =V _{BGR} 基准电压 (-) =AV _{REFM}
ANI0、ANI1		—	参照 32.6.1(2)	参照 32.6.1(3)
ANI16、ANI17		参照 32.6.1(1)		
内部基准电压		参照 32.6.1(1)		—
温度传感器输出电压				

(1) 选择基准电压 (+) =AV_{REFP}/ANI0 (ADREFP1=0、ADREFP0=1)、基准电压 (-) =AV_{REFM}/ANI1 (ADREFM=1) 时，转换对象为：ANI16、ANI17、内部基准电压、温度传感器输出电压

(T_A=-40 ~ +85°C、1.6V ≤ V_{DD} ≤ 5.5V、V_{SS}=0V、基准电压 (+) =AV_{REFP}、基准电压 (-) =AV_{REFM}=0V)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
分辨率	RES		8		10	bit	
综合误差注 1	AINL	10 位分辨率 AV _{REFP} =V _{DD} 注 3	1.8V ≤ AV _{REFP} ≤ 5.5V		1.2	±5.0	LSB
			1.6V ≤ AV _{REFP} ≤ 5.5V 注 4		1.2	±8.5	LSB
转换时间	t _{CONV}	10 位分辨率 转换对象： ANI16、ANI17	3.6V ≤ V _{DD} ≤ 5.5V	2.125		39	μs
			2.7V ≤ V _{DD} ≤ 5.5V	3.1875		39	μs
			1.8V ≤ V _{DD} ≤ 5.5V	17		39	μs
			1.6V ≤ V _{DD} ≤ 5.5V	57		95	μs
		10 位分辨率 转换对象： 内部基准电压、温度传 感器输出电压 (HS (高速主) 模式)	3.6V ≤ V _{DD} ≤ 5.5V	2.375		39	μs
			2.7V ≤ V _{DD} ≤ 5.5V	3.5625		39	μs
零刻度误差注 1、2	E _{ZS}	10 位分辨率 AV _{REFP} =V _{DD} 注 3	1.8V ≤ AV _{REFP} ≤ 5.5V			±0.35	%FSR
			1.6V ≤ AV _{REFP} ≤ 5.5V 注 4			±0.60	%FSR
满刻度误差注 1、2	E _{FS}	10 位分辨率 AV _{REFP} =V _{DD} 注 3	1.8V ≤ AV _{REFP} ≤ 5.5V			±0.35	%FSR
			1.6V ≤ AV _{REFP} ≤ 5.5V 注 4			±0.60	%FSR
积分线性误差注 1	ILE	10 位分辨率 AV _{REFP} =V _{DD} 注 3	1.8V ≤ AV _{REFP} ≤ 5.5V			±3.5	LSB
			1.6V ≤ AV _{REFP} ≤ 5.5V 注 4			±6.0	LSB
微分线性误差注 1	DLE	10 位分辨率 AV _{REFP} =V _{DD} 注 3	1.8V ≤ AV _{REFP} ≤ 5.5V			±2.0	LSB
			1.6V ≤ AV _{REFP} ≤ 5.5V 注 4			±2.5	LSB
模拟输入电压	V _{AIN}	ANI16、ANI17	0		AV _{REFP}	V	
		内部基准电压 (2.4V ≤ V _{DD} ≤ 5.5V、HS (高速主) 模式)			V _{BGR} 注 5	V	
		温度传感器输出电压 (2.4V ≤ V _{DD} ≤ 5.5V、HS (高速主) 模式)			V _{TMPS25} 注 5	V	

注 1. 不包含量化误差 (±1/2 LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 在 AV_{REFP} < V_{DD} 时，MAX. 值如下变化。

综合误差：在 AV_{REFP}=V_{DD} 时的 MAX. 值上加 ±4LSB

零刻度误差 / 满刻度误差：在 AV_{REFP}=V_{DD} 时的 MAX. 值上加 ±0.2%FSR

积分线性误差 / 微分线性误差：在 AV_{REFP}=V_{DD} 时的 MAX. 值上加 ±2LSB

4. 这是将转换时间设定为 MIN.57μs、MAX.95μs 时的值。

5. 请参照“32.6.2 温度传感器 / 内部基准电压特性”。

(2) 选择基准电压 (+) = V_{DD} (ADREFP1=0、ADREFP0=0)、基准电压 (-) = V_{SS} (ADREFM=0) 时，
转换对象为：ANI0、ANI1、ANI16、ANI17、内部基准电压、温度传感器输出电压

($T_A = -40 \sim +85^{\circ}\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、基准电压 (+) = V_{DD} 、基准电压 (-) = V_{SS})

项目	符号	条件	MIN.	TYP.	MAX.	单位	
分辨率	RES		8		10	bit	
综合误差注 1、2	AINL	10 位分辨率	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$		1.2	± 7.0	LSB
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 注 3		1.2	± 10.5	LSB
转换时间	t_{CONV}	10 位分辨率 转换对象： ANI0、ANI1、ANI16、 ANI17 注 3	$3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	2.125		39	μs
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	3.1875		39	μs
			$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	17		39	μs
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	57		95	μs
		10 位分辨率 转换对象：内部基准电 压、温度传感器输出电 压 (HS (高速主) 模式)	$3.6\text{V} \leq V_{DD} \leq 5.5\text{V}$	2.375		39	μs
			$2.7\text{V} \leq V_{DD} \leq 5.5\text{V}$	3.5625		39	μs
零刻度误差注 1、2	E_{ZS}	10 位分辨率	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$			± 0.60	%FSR
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 注 3			± 0.85	%FSR
满刻度误差注 1、2	E_{FS}	10 位分辨率	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$			± 0.60	%FSR
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 注 3			± 0.85	%FSR
积分线性误差注 1	ILE	10 位分辨率	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$			± 4.0	LSB
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 注 3			± 6.5	LSB
微分线性误差注 1	DLE	10 位分辨率	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$			± 2.0	LSB
			$1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 注 3			± 2.5	LSB
模拟输入电压	V_{AIN}	ANI0、ANI1、ANI16、ANI17	0		V_{DD}	V	
		内部基准电压 ($2.4\text{V} \leq V_{\text{DD}} \leq 5.5\text{V}$ 、HS (高速主) 模式)	V_{BGR} 注 4			V	
		温度传感器输出电压 ($2.4\text{V} \leq V_{\text{DD}} \leq 5.5\text{V}$ 、HS (高速主) 模式)	V_{TMPS25} 注 4			V	

- 注 1. 不包含量化误差 ($\pm 1/2$ LSB)。
 2. 用对满刻度值的比率 (%FSR) 表示。
 3. 这是将转换时间设定为 MIN.57 μs 、MAX.95 μs 时的值。
 4. 请参照“32.6.2 温度传感器 / 内部基准电压特性”。

(3) 选择基准电压 (+) = 内部基准电压 (ADREFP1=1、ADREFP0=0)、基准电压 (-) = $AV_{REFM}/ANI1$ (ADREFM=1) 时, 转换对象为: ANI0、ANI16、ANI17

($T_A = -40 \sim +85^{\circ}\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、基准电压 (+) = V_{BGR} 注 3、基准电压 (-) = AV_{REFM} 注 4 = 0V、HS (高速主) 模式)

项目	符号	条件		MIN.	TYP.	MAX.	单位
分辨率	RES			8			bit
转换时间	t_{CONV}	8 位分辨率	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$	17		39	μs
零刻度误差注 1、2	E_{ZS}	8 位分辨率	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$			± 0.60	%FSR
积分线性误差注 1	ILE	8 位分辨率	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$			± 2.0	LSB
微分线性误差注 1	DLE	8 位分辨率	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$			± 1.0	LSB
模拟输入电压	V_{AIN}			0		V_{BGR} 注 3	V

注 1. 不包含量化误差 ($\pm 1/2$ LSB)。

2. 用对满刻度值的比率 (%FSR) 表示。

3. 请参照“32.6.2 温度传感器 / 内部基准电压特性”。

4. 在基准电压 (-) = V_{SS} 时, MAX. 值如下变化。

综合误差: 在基准电压 (-) = AV_{REFM} 时的 MAX. 值上加 $\pm 0.35\%$ FSR

零刻度误差 / 满刻度误差: 在基准电压 (-) = AV_{REFM} 时的 MAX. 值上加 ± 0.5 LSB

积分线性误差 / 微分线性误差: 在基准电压 (-) = AV_{REFM} 时的 MAX. 值上加 ± 0.2 LSB

32.6.2 温度传感器 / 内部基准电压特性

($T_A = -40 \sim +85^{\circ}\text{C}$ 、 $2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$ 、HS (高速主) 模式)

项目	符号	条件	MIN.	TYP.	MAX.	单位
温度传感器输出电压	V_{TMPS25}	设定 ADS 寄存器 = 80H、 $T_A = +25^{\circ}\text{C}$		1.05		V
内部基准电压	V_{BGR}	设定 ADS 寄存器 = 81H	1.38	1.45	1.5	V
温度系数	F_{VTMPS}	取决于温度传感器电压的温度		-3.6		$\text{mV}/^{\circ}\text{C}$
工作稳定等待时间	t_{AMP}		5			μs

32.6.3 比较器

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.6\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
输入电压范围	Ivref		0		$V_{DD}-1.4$	V	
	Ivcmp		-0.3		$V_{DD}+0.3$	V	
输出迟延	td	$V_{DD} = 3.0\text{V}$ 输入转换速率 > 50 mV/ μs	比较器高速模式、 基本模式			1.2	μs
			比较器高速模式、 窗口模式			2.0	μs
			比较器低速模式、 基本模式		3.0	5.0	μs
高电位的基准电压	VTW+	比较器高速模式、窗口模式	$0.66V_{DD}$	$0.76V_{DD}$	$0.86V_{DD}$	V	
低电位的基准电压	VTW-	比较器高速模式、窗口模式	$0.14V_{DD}$	$0.24V_{DD}$	$0.34V_{DD}$	V	
工作稳定等待时间	t _{CMP}		100			μs	
内部基准电压注	V _{BGR}	$2.4\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、HS (高速主) 模式	1.38	1.45	1.50	V	

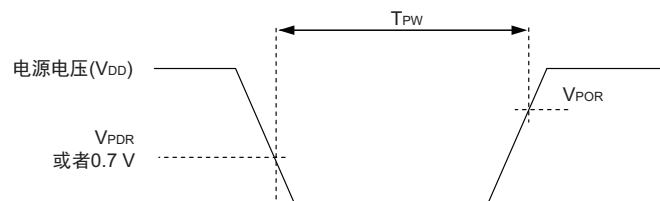
注 在 LS (低速主) 模式、LV (低电压主) 模式、副系统时钟运行以及 STOP 模式时不能使用。

32.6.4 POR 电路特性

($T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
检测电压	V _{POR}	电源电压上升时	1.47	1.51	1.55	V
	V _{PDR}	电源电压下降时	1.46	1.50	1.54	V
最小脉宽注	T _{PW}		300			μs

注 这是在 V_{DD} 低于 V_{PDR} 时 POR 复位所需的时间。另外，也是在 STOP 模式和通过设定时钟运行状态控制寄存器 (CSC) 的 bit0 (HIOSTOP) 和 bit7 (MSTOP) 停止主系统时钟 (f_{MAIN}) 运行时，从 V_{DD} 低于 0.7V 到回升超过 V_{POR} 为止 POR 复位所需的时间。



32.6.5 LVD 电路特性

复位模式和中断模式的 LVD 检测电压

($T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIIN.	TYP.	MAX.	单位	
检测电压	电源电压电位	V_{LVD0}	电源上升时	3.98	4.06	4.14	V
			电源下降时	3.90	3.98	4.06	V
		V_{LVD1}	电源上升时	3.68	3.75	3.82	V
			电源下降时	3.60	3.67	3.74	V
		V_{LVD2}	电源上升时	3.07	3.13	3.19	V
			电源下降时	3.00	3.06	3.12	V
		V_{LVD3}	电源上升时	2.96	3.02	3.08	V
			电源下降时	2.90	2.96	3.02	V
		V_{LVD4}	电源上升时	2.86	2.92	2.97	V
			电源下降时	2.80	2.86	2.91	V
		V_{LVD5}	电源上升时	2.76	2.81	2.87	V
			电源下降时	2.70	2.75	2.81	V
		V_{LVD6}	电源上升时	2.66	2.71	2.76	V
			电源下降时	2.60	2.65	2.70	V
		V_{LVD7}	电源上升时	2.56	2.61	2.66	V
			电源下降时	2.50	2.55	2.60	V
		V_{LVD8}	电源上升时	2.45	2.50	2.55	V
			电源下降时	2.40	2.45	2.50	V
		V_{LVD9}	电源上升时	2.05	2.09	2.13	V
			电源下降时	2.00	2.04	2.08	V
		V_{LVD10}	电源上升时	1.94	1.98	2.02	V
			电源下降时	1.90	1.94	1.98	V
		V_{LVD11}	电源上升时	1.84	1.88	1.91	V
			电源下降时	1.80	1.84	1.87	V
V_{LVD12}	电源上升时	1.74	1.77	1.81	V		
	电源下降时	1.70	1.73	1.77	V		
V_{LVD13}	电源上升时	1.64	1.67	1.70	V		
	电源下降时	1.60	1.63	1.66	V		
最小脉宽	t_{LW}		300			μs	
检测迟延					300	μs	

中断和复位模式的 LVD 检测电压

($T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{PDR} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
中断 & 复位模式	V_{LVD13}	V_{POC2} 、 V_{POC1} 、 $V_{POC0} = 0、0、0$ ，下降复位电压	1.60	1.63	1.66	V	
	V_{LVD12}	$LVIS1$ 、 $LVIS0 = 1、0$	上升复位解除电压	1.74	1.77	1.81	V
			下降中断电压	1.70	1.73	1.77	V
	V_{LVD11}	$LVIS1$ 、 $LVIS0 = 0、1$	上升复位解除电压	1.84	1.88	1.91	V
			下降中断电压	1.80	1.84	1.87	V
	V_{LVD4}	$LVIS1$ 、 $LVIS0 = 0、0$	上升复位解除电压	2.86	2.92	2.97	V
			下降中断电压	2.80	2.86	2.91	V
	V_{LVD11}	V_{POC2} 、 V_{POC1} 、 $V_{POC0} = 0、0、1$ ，下降复位电压	1.80	1.84	1.87	V	
	V_{LVD10}	$LVIS1$ 、 $LVIS0 = 1、0$	上升复位解除电压	1.94	1.98	2.02	V
			下降中断电压	1.90	1.94	1.98	V
	V_{LVD9}	$LVIS1$ 、 $LVIS0 = 0、1$	上升复位解除电压	2.05	2.09	2.13	V
			下降中断电压	2.00	2.04	2.08	V
	V_{LVD2}	$LVIS1$ 、 $LVIS0 = 0、0$	上升复位解除电压	3.07	3.13	3.19	V
			下降中断电压	3.00	3.06	3.12	V
	V_{LVD8}	V_{POC2} 、 V_{POC1} 、 $V_{POC0} = 0、1、0$ ，下降复位电压	2.40	2.45	2.50	V	
	V_{LVD7}	$LVIS1$ 、 $LVIS0 = 1、0$	上升复位解除电压	2.56	2.61	2.66	V
			下降中断电压	2.50	2.55	2.60	V
	V_{LVD6}	$LVIS1$ 、 $LVIS0 = 0、1$	上升复位解除电压	2.66	2.71	2.76	V
			下降中断电压	2.60	2.65	2.70	V
	V_{LVD1}	$LVIS1$ 、 $LVIS0 = 0、0$	上升复位解除电压	3.68	3.75	3.82	V
			下降中断电压	3.60	3.67	3.74	V
	V_{LVD5}	V_{POC2} 、 V_{POC1} 、 $V_{POC0} = 0、1、1$ ，下降复位电压	2.70	2.75	2.81	V	
	V_{LVD4}	$LVIS1$ 、 $LVIS0 = 1、0$	上升复位解除电压	2.86	2.92	2.97	V
			下降中断电压	2.80	2.86	2.91	V
V_{LVD3}	$LVIS1$ 、 $LVIS0 = 0、1$	上升复位解除电压	2.96	3.02	3.08	V	
		下降中断电压	2.90	2.96	3.02	V	
V_{LVD0}	$LVIS1$ 、 $LVIS0 = 0、0$	上升复位解除电压	3.98	4.06	4.14	V	
		下降中断电压	3.90	3.98	4.06	V	

32.6.6 电源电压上升斜率特性

($T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
电源电压上升斜率	SV_{DD}				54	V/ms

注意 通过 LVD 电路或者外部复位保持内部复位状态，直到 V_{DD} 达到“32.4 AC 特性”所示的工作电压范围内。

32.7 LCD 特性

32.7.1 外部电阻分压方式

(1) 静态显示模式

($T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{L4}(\text{MIN.}) \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
LCD 驱动电压	V_{L4}		2.0		V_{DD}	V

(2) 1/2 偏压、1/4 偏压

($T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{L4}(\text{MIN.}) \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
LCD 驱动电压	V_{L4}		2.7		V_{DD}	V

(3) 1/3 偏压

($T_A = -40 \sim +85^\circ\text{C}$ 、 $V_{L4}(\text{MIN.}) \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

参数	符号	条件	MIN.	TYP.	MAX.	单位
LCD 驱动电压	V_{L4}		2.5		V_{DD}	V

32.7.2 内部升压方式

(1) 1/3 偏压

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
LCD 输出电压可变范围	V_{L1}	C1 ~ C4 注 1 = 0.47 μF 注 2	VLCD=04H	0.90	1.00	1.08	V
			VLCD=05H	0.95	1.05	1.13	V
			VLCD=06H	1.00	1.10	1.18	V
			VLCD=07H	1.05	1.15	1.23	V
			VLCD=08H	1.10	1.20	1.28	V
			VLCD=09H	1.15	1.25	1.33	V
			VLCD=0AH	1.20	1.30	1.38	V
			VLCD=0BH	1.25	1.35	1.43	V
			VLCD=0CH	1.30	1.40	1.48	V
			VLCD=0DH	1.35	1.45	1.53	V
			VLCD=0EH	1.40	1.50	1.58	V
			VLCD=0FH	1.45	1.55	1.63	V
			VLCD=10H	1.50	1.60	1.68	V
			VLCD=11H	1.55	1.65	1.73	V
VLCD=12H	1.60	1.70	1.78	V			
VLCD=13H	1.65	1.75	1.83	V			
倍频器输出电压	V_{L2}	C1 ~ C4 注 1=0.47 μF	$2V_{L1}-0.10$	$2V_{L1}$	$2V_{L1}$	V	
三倍频器输出电压	V_{L3}	C1 ~ C4 注 1=0.47 μF	$2V_{L1}-0.15$	$3V_{L1}$	$3V_{L1}$	V	
基准电压准备时间 注 2	t_{VWAIT1}		5			ms	
升压等待时间 注 3	t_{VWAIT2}	C1 ~ C4 注 1=0.47 μF	500			ms	

注 1. 这是连接在用于驱动 LCD 的电压引脚之间的电容器。

C1: 连接在 CAPH 和 CAPL 之间的电容器。

C2: 连接在 V_{L1} 和 GND 之间的电容器。

C3: 连接在 V_{L2} 和 GND 之间的电容器。

C4: 连接在 V_{L4} 和 GND 之间的电容器。

$C1=C2=C3=C4=0.47\mu\text{F}\pm 30\%$

2. 这是从使用 VLCD 寄存器设定基准电压后（当使用默认值作为基准电压时，在选择内部升压方式（LCDM0 寄存器的 MDSET1、MDSET0=01B）后），到开始升压（VLCON=1）前所需要的等待时间。

3. 这是从开始升压后（VLCON=1）到可以显示（LCDON=1）前的等待时间。

(2) 1/4 偏压

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位	
LCD 输出电压可变范围	V_{L1}	C1 ~ C5 注 1 = 0.47 μF 注 2	VLCD=04H	0.90	1.00	1.08	V
			VLCD=05H	0.95	1.05	1.13	V
			VLCD=06H	1.00	1.10	1.18	V
			VLCD=07H	1.05	1.15	1.23	V
			VLCD=08H	1.10	1.20	1.28	V
			VLCD=09H	1.15	1.25	1.33	V
			VLCD=0AH	1.20	1.30	1.38	V
倍频器输出电压	V_{L2}	C1 ~ C5 注 1=0.47 μF	$2V_{L1}-0.08$	$2V_{L1}$	$2V_{L1}$	V	
三倍频器输出电压	V_{L3}	C1 ~ C5 注 1=0.47 μF	$3V_{L1}-0.12$	$3V_{L1}$	$3V_{L1}$	V	
四倍频器输出电压	V_{L4}	C1 ~ C5 注 1=0.47 μF	$4V_{L1}-0.16$	$4V_{L1}$	$4V_{L1}$	V	
基准电压准备时间注 2	t_{VWAIT1}		5			ms	
升压等待时间注 3	t_{VWAIT2}	C1 ~ C5 注 1=0.47 μF	500			ms	

注 1. 这是连接在用于驱动 LCD 的电压引脚之间的电容器。

C1: 连接在 CAPH 和 CAPL 之间的电容器。

C2: 连接在 V_{L1} 和 GND 之间的电容器。

C3: 连接在 V_{L2} 和 GND 之间的电容器。

C4: 连接在 V_{L3} 和 GND 之间的电容器。

C5: 连接在 V_{L4} 和 GND 之间的电容器。

$C1=C2=C3=C4=C5=0.47\mu\text{F}\pm 30\%$

2. 这是从使用 VLCD 寄存器设定基准电压后（当使用默认值作为基准电压时，在选择内部升压方式（LCDM0 寄存器的 MDSET1、MDSET0=01B）后），到开始升压（VLCON=1）前所需要的等待时间。

3. 这是从开始升压后（VLCON=1）到可以显示（LCDON=1）前的等待时间。

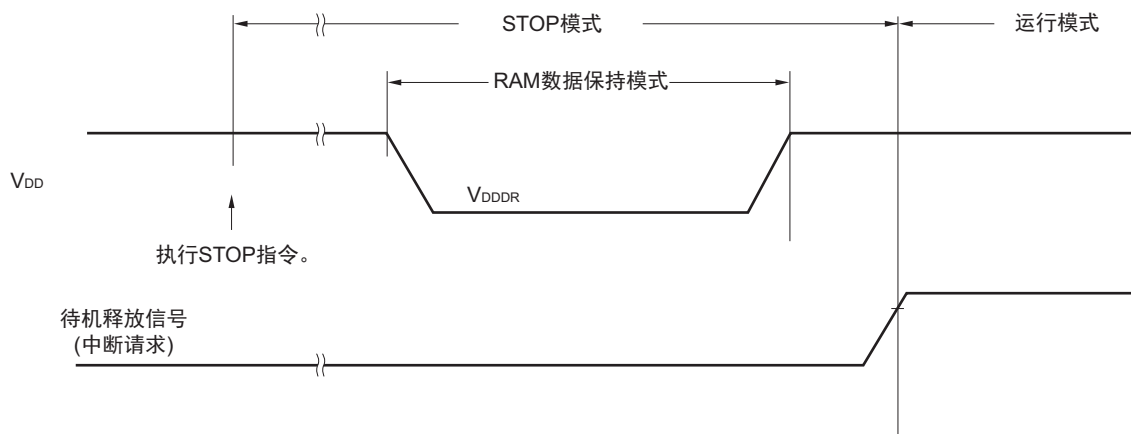
32.8 RAM 数据保持特性

($T_A = -40 \sim +85^\circ\text{C}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
数据保持电源电压	V_{DDDR}		1.46 注		5.5	V

注 取决于 POR 检测电压。当电压下降时，保持 RAM 数据，直到发生 POR 复位为止。但是，不保持发生 POR 复位后的 RAM 数据。

注意 如果 CPU 在工作电压范围外运行，就不保持 RAM 数据。因此，必须在低于工作电压范围前转移到停止模式。



32.9 闪存编程特性

($T_A = -40 \sim +85^\circ\text{C}$, $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$, $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
系统时钟频率	f_{CLK}	$1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$	1		24	MHz
闪存的改写次数注 1、2、3	C_{erwr}	保持年数: 20 年 $T_A = 85^\circ\text{C}$	1000			次

- 注 1. 1 次改写是指 1 次擦除 + 擦除后的 1 次编程。保持年数是指从 1 次改写到下次改写为止的期间。
2. 这是使用闪存编程器和本公司提供的库程序的情况。
3. 此特性表示闪存的特性，是本公司的可靠性试验的结果。

32.10 专用闪存编程器通信 (UART)

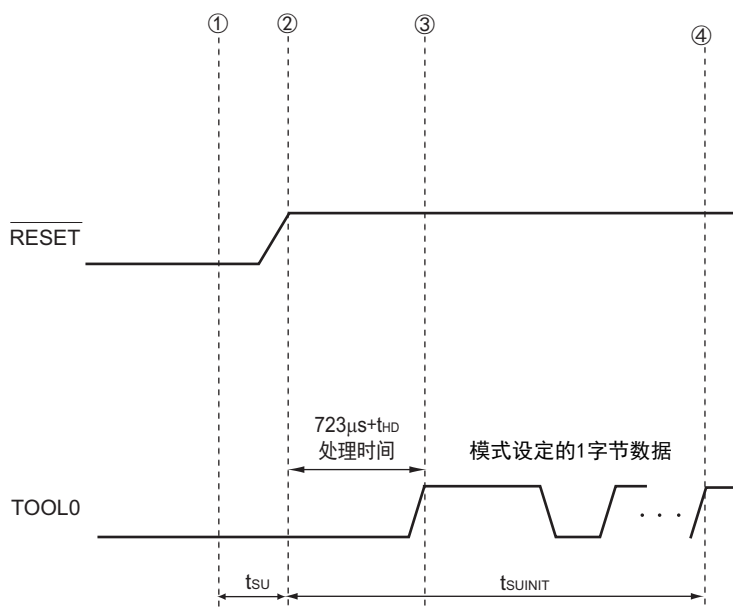
($T_A = -40 \sim +85^\circ\text{C}$, $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$, $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
传送速率		串行编程时	115200		1000000	bps

32.11 闪存编程模式的转移时序

($T_A = -40 \sim +85^\circ\text{C}$ 、 $1.8\text{V} \leq V_{DD} \leq 5.5\text{V}$ 、 $V_{SS} = 0\text{V}$)

项目	符号	条件	MIN.	TYP.	MAX.	单位
从解除外部复位到结束初始设定的通信为止的时间	t_{SUNIT}	在解除外部复位前，解除 POR 和 LVD 的复位。			100	ms
从将 TOOL0 引脚置为低电平到解除外部复位为止的时间	t_{SU}	在解除外部复位前，解除 POR 和 LVD 的复位。	10			μs
在解除外部复位后保持 TOOL0 引脚为低电平的时间 (闪存固件处理时间除外)	t_{HD}	在解除外部复位前，解除 POR 和 LVD 的复位。	1			ms

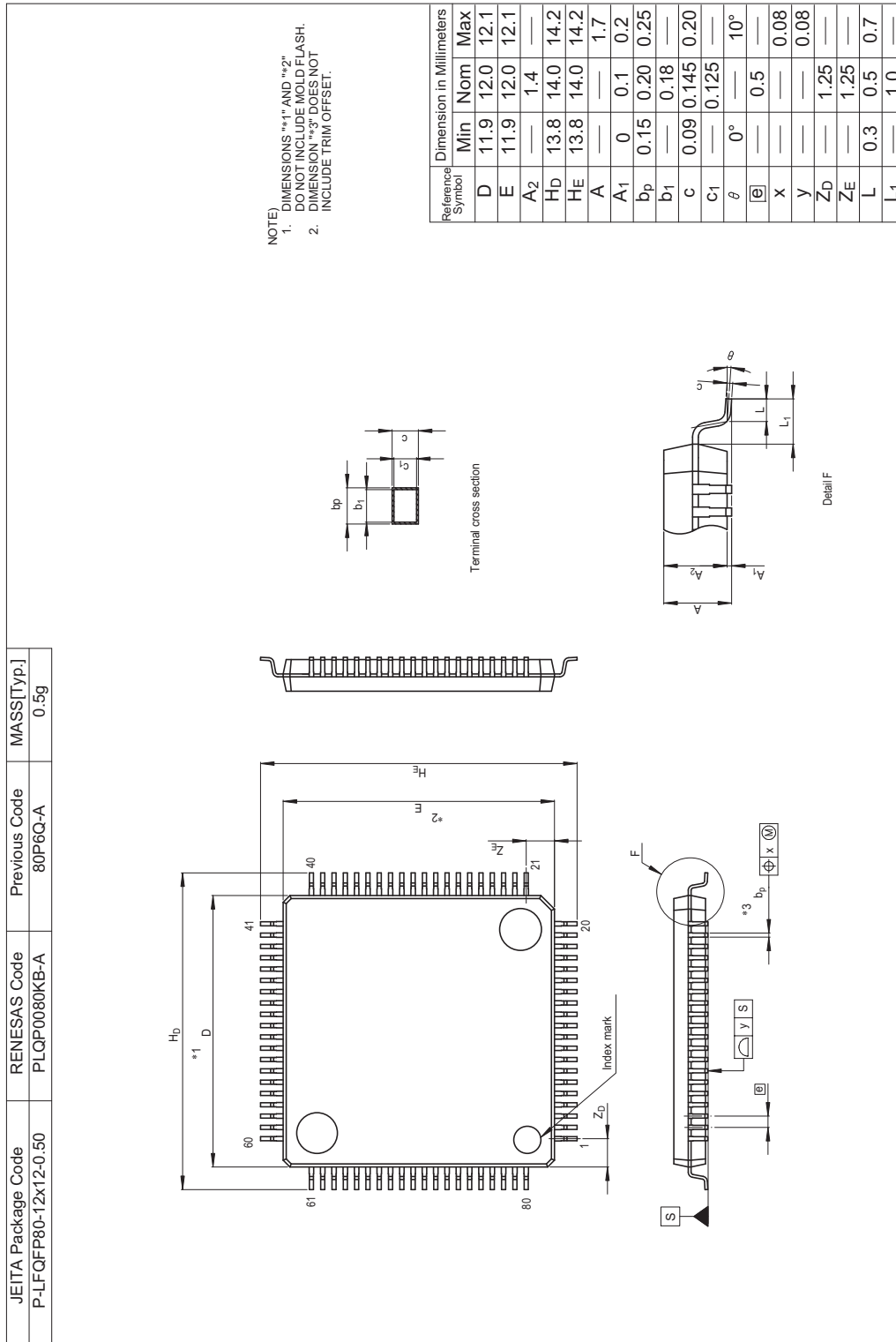


- ① 给 TOOL0 引脚输入低电平。
- ② 解除外部复位（在此之前需要解除 POR 和 LVD 的复位）。
- ③ 解除 TOOL0 引脚的低电平。
- ④ 通过 UART 接收，完成波特率的设定。

备注 t_{SUNIT} : 在此区间，必须在解除复位后的 100ms 之内完成通信的初始设定。
 t_{SU} : 这是从将 TOOL0 引脚置为低电平到解除外部复位为止的时间。
 t_{HD} : 这是在解除外部复位后保持 TOOL0 引脚为低电平的时间（闪存固件处理时间除外）。

第 33 章 封装尺寸图

R7F0C020M2DFB



附录 A 修订记录

Rev.	发行日	修订内容	
		页	修订处
0.50	2017.07.20	—	初版发行

R7F0C020M2DFB
用户手册 硬件篇

Publication Date: Rev.0.50 Jul 20, 2017

Published by: Renesas Electronics Corporation

**SALES OFFICES****Renesas Electronics Corporation**<http://www.renesas.com>Refer to "<http://www.renesas.com/>" for the latest and detailed information.**Renesas Electronics America Inc.**2801 Scott Boulevard Santa Clara, CA 95050-2549, U.S.A.
Tel: +1-408-588-6000, Fax: +1-408-588-6130**Renesas Electronics Canada Limited**9251 Yonge Street, Suite 8309 Richmond Hill, Ontario Canada L4C 9T3
Tel: +1-905-237-2004**Renesas Electronics Europe Limited**Dukes Meadow, Millboard Road, Bourne End, Buckinghamshire, SL8 5FH, U.K
Tel: +44-1628-585-100, Fax: +44-1628-585-900**Renesas Electronics Europe GmbH**Arcadiastrasse 10, 40472 Düsseldorf, Germany
Tel: +49-211-6503-0, Fax: +49-211-6503-1327**Renesas Electronics (China) Co., Ltd.**Room 1709, Quantum Plaza, No.27 ZhiChunLu Haidian District, Beijing 100191, P.R.China
Tel: +86-10-8235-1155, Fax: +86-10-8235-7679**Renesas Electronics (Shanghai) Co., Ltd.**Unit 301, Tower A, Central Towers, 555 Langao Road, Putuo District, Shanghai, P. R. China 200333
Tel: +86-21-2226-0888, Fax: +86-21-2226-0999**Renesas Electronics Hong Kong Limited**Unit 1601-1611, 16/F., Tower 2, Grand Century Place, 193 Prince Edward Road West, Mongkok, Kowloon, Hong Kong
Tel: +852-2265-6688, Fax: +852 2886-9022**Renesas Electronics Taiwan Co., Ltd.**13F, No. 363, Fu Shing North Road, Taipei 10543, Taiwan
Tel: +886-2-8175-9600, Fax: +886 2-8175-9670**Renesas Electronics Singapore Pte. Ltd.**80 Bendemeer Road, Unit #06-02 Hyflux Innovation Centre, Singapore 339949
Tel: +65-6213-0200, Fax: +65-6213-0300**Renesas Electronics Malaysia Sdn.Bhd.**Unit 1207, Block B, Menara Amcorp, Amcorp Trade Centre, No. 18, Jln Persiaran Barat, 46050 Petaling Jaya, Selangor Darul Ehsan, Malaysia
Tel: +60-3-7955-9390, Fax: +60-3-7955-9510**Renesas Electronics India Pvt. Ltd.**No.777C, 100 Feet Road, HAL II Stage, Indiranagar, Bangalore, India
Tel: +91-80-67208700, Fax: +91-80-67208777**Renesas Electronics Korea Co., Ltd.**12F., 234 Teheran-ro, Gangnam-Gu, Seoul, 135-080, Korea
Tel: +82-2-558-3737, Fax: +82-2-558-5141

R7F0C020M2DFB



瑞萨电子株式会社

R01UH0762CJ0050